

利用 FPGA 的高性能向导滤波器设计

任广辉¹, 王刚毅¹, 金炎胜²

- (1. 哈尔滨工业大学 电子与信息工程学院, 黑龙江 哈尔滨 150001;
2. 天津津航技术物理研究所, 天津 300192)

摘要: 向导滤波器是近几年出现的一种边缘保持的滤波算法, 在图像平滑、细节增强、去雾等方面已有广泛应用。提出了一种单图像向导滤波器的 VLSI 结构, 整个设计采用全流水线结构, 不需要任何片外存储器, 且实现了图像尺寸、滤波窗口大小等参数的灵活在线调整。实验结果表明, 该结构的逻辑资源和内存需求较低, 低端 FPGA 即可满足要求, 在 Altera 的 Cyclone III 系列 FPGA 上每秒可处理 100 帧 1024×1024 的图像, 完全满足实时处理的要求。因此, 所提出的结构既可为 PC 机提供硬件加速, 也可用于嵌入式系统的前端, 实现各种实时图像处理功能。

关键词: 图像处理; 向导滤波; VLSI; FPGA

中图分类号: TN713+.7 **文献标志码:** A **文章编号:** 1007-2276(2013)02-0537-06

High performance FPGA architecture of guided filtering

Ren Guanghui¹, Wang Gangyi¹, Jin Yansheng²

- (1. School of Electronics and Information Technology, Harbin Institute of Technology, Harbin 150001, China;
2. Tianjin Jinhang Institute of Physical Technology, Tianjin 300192, China)

Abstract: The guided filter is an edge preserving filter proposed in recent years, which can be broadly used in many image processing applications such as smoothing, detail enhancing, dehazing, etc. A high performance VLSI (Very Large Scale Integration) architecture of guided filter for single image was proposed. The architecture of the guided filter was fully pipelined, which can process images at the speed of nearly one pixel/cycle, without any off-chip memory. Moreover, a method which enable the size of the filtering window to be flexibly changed at run time was achieved. The architecture was implemented on FPGA of Altera's Cyclone III and synthesis result shows that the requirement of logic elements and memory is acceptable for low-end FPGAs. Additional experimental results show that the proposed architecture is capable of processing video with dimension of 1024 by 1024 at the frame rate of 100 FPS. The architecture can be used as accelerator card for PC or front end of embedded systems for different kinds of real-time image processing tasks.

Key words: image processing; guided filtering; VLSI; FPGA

0 引言

数字图像滤波技术在图像去噪、细节增强等方面均有广泛应用。以高斯滤波^[1]为代表的线性移不变滤波类方法因算法简单,各向同性等特点而得到了广泛应用。然而,该类线性移不变滤波方法的主要缺点是缺乏选择性。例如,低通高斯滤波器在滤除噪声的同时,也使图像中的边缘、细节等高频分量丰富的区域变得模糊,导致信息的损失。因此,具有保持边缘能力的时变滤波受到了普遍的关注。各向异性扩散^[2]、加权最小二乘^[3]等基于偏微分方程的方法可以较好地实现保持边缘的目标,但其处理过程基于多次迭代,无法满足实时处理的要求。中值滤波也可实现边缘保持的平滑,但当窗口较大时,该算法的实时性也难以保证^[4]。双边滤波是一种近年来发展较快的保边滤波算法,其应用广泛,且有相应的快速算法^[5-6]使其满足实时处理要求,但其快速算法通常以降低处理效果为代价。

向导滤波^[7]是近几年新出现的一种滤波算法,可用于图像平滑、细节增强、去雾等方面。应用于图像平滑时,向导滤波具有与双边滤波相似的处理效果,且处理速度快,计算复杂度与窗口大小无关,适合于对实时性要求较高的场合。

文中提出一种单图像向导滤波器的 VLSI 结构。向导滤波的核心模块是均值滤波,通过引入积分图像的方法,设计了一种低资源占用、低延迟的均值滤波器。与传统的均值滤波结构相比,文中提出的均值滤波结构在除了不同大小的滤波窗口时,只需要少量、固定的加法器,从而实现了滤波窗口的在线可调。文中的向导滤波结构基于 4 个均值滤波模块,全流水线设计,吞吐率为每时钟处理一个像素,且不需要片外存储器。笔者在 Altera 公司的 Cyclone III 系列 FPGA 上实现了文中提出的结构。综合结果表明,该结构对逻辑资源和内存的需求不高,低端 FPGA 芯片即可满足需求,且最高可工作频率达到 109 MHz。另一方面,笔者将文中结构的处理结果与 64 位浮点数的 MATLAB 处理结果进行了对比,证明了文中结构的最大误差率小于 0.4%。进一步的测试结果表明,文中结构在处理 1 024×1 024 像素的视频流时,最高可达到 100 帧/s 的速率,完全

满足实时性要求。

1 向导滤波

向导滤波是由中国香港中文大学信息工程系的 Kaiming He 等人共同提出来的。与双边滤波器类似,向导滤波能在保持图像边缘的同时对图像进行平滑,同时克服了双边滤波器的梯度反转效应。

向导滤波的输入为一幅待平滑的图像和一幅向导图像,输出为平滑后的图像。基本思想为:向导图像与平滑后的图像之间存在局部线性的关系,可由公式(1)表示:

$$q_i = a_k I_i + b_k, \forall i \in w_k \quad (1)$$

式中: I_i 为向导图像中的一点; q_i 为输出图像中对应的点; w_k 为一个窗口; a_k 为线性变换系数,根据最小均方误差准则,可由公式(2)得出:

$$a_k = \frac{1}{|w|} \frac{\sum_{i \in w_k} I_i p_i - \mu_k \bar{p}_k}{\sigma_k^2 + \varepsilon} \quad (2)$$

$$b_k = \bar{p}_k - a_k \mu_k$$

式中: μ_k 与 σ_k^2 分别为向导图像 I 在窗口内的均值和方差; $|w|$ 为窗口 w_k 内像素的个数; p_i 为待平滑图像中对应的点; \bar{p}_k 为待处理图像 P 在 w_k 内的均值; ε 为平滑系数。当向导图像 I 与待平滑图像 P 为同一幅图像时,公式(2)转化为公式(3):

$$a_k = \frac{\sigma_k^2}{\sigma_k^2 + \varepsilon} \quad (3)$$

$$b_k = (1 - a_k) \bar{p}_k$$

在一幅图像中,一个像素会出现在多个窗口中,不同的 w_k 线性变换系数 a_k 、 b_k 很可能是不同的。取所有包含该点的窗口中的线性变换系数的均值,得到 \bar{a}_k 、 \bar{b}_k , 作为该点的线性变换系数,代入公式(1)可得:

$$q_i = \bar{a}_k p_i + \bar{b}_k, \forall i \in w_k = \frac{1}{|w|} \sum_{k \in w_k} (a_k I_i + b_k) \quad (4)$$

这里简单分析一下向导滤波器在实现平滑噪声的同时保持边缘平滑的原因。

(1) 若 $\varepsilon=0$, 由公式(3)可得: $a_k=1$, $b_k=0$, 这时输

出图像为源图像,无平滑作用。

(2) 若 $\epsilon > 0$, 在图像的平坦区域, 方差 σ_k^2 很小, a_k 趋向于 0, b_k 趋向于 \bar{p}_k , 输出结果 q_i 近似于其周围点的均值, 实现了平滑的效果; 在存在强边缘的区域, 由于方差 σ_k^2 较大, a_k 趋向于 1, b_k 趋向于 0, 输出结果 q_i 的值基本不变, 从而实现边缘保持的效果。

2 FPGA 实现

2.1 向导滤波的整体结构

如前所述, 用待平滑图像本身作为参考图像来进行向导滤波, 其过程可由公式 (3) 和公式 (4) 来描述。首先分析公式 (4), 这是一个典型的线性变换, 用一个乘加器即可完成, 其线性变换系数 \bar{a}_k 、 \bar{b}_k 可由公式 (4) 得出。而公式 (3) 需计算每个窗内的均值和方差, 由方差公式可得:

$$\sigma^2(p_i) = \frac{1}{|W|} \sum_{i \in W_k} p_i^2 - \left(\frac{1}{|W|} \sum_{i \in W_k} p_i \right)^2 = \overline{p_i^2} - (\overline{p_i})^2 \quad (5)$$

即整个过程需要计算 4 个均值: $\overline{p_i^2}$ 、 $\overline{p_i}$ 、 \bar{a}_k 、 \bar{b}_k 。这 4 个均值可由 4 个均值滤波器 Box filter 得出, 如图 1 所示。

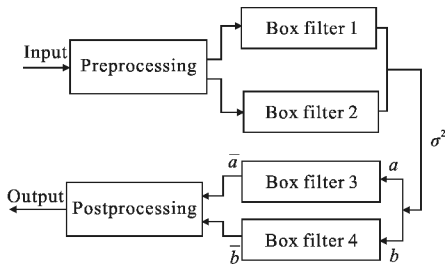


图 1 向导滤波器结构框图

Fig.1 Block diagram of the guided filtering

2.2 均值滤波器的设计

2.2.1 传统均值滤波器结构

均值滤波器在整个设计中起着重要的作用, 其设计一般采用直接累加求和平均的方法。以窗口大小为 3×3 的均值滤波器为例, 则其硬件架构如图 2 所示。

其信号流程如下: 当第一行数据到来时, 将其写入 FIFO2 中; 当第二行数据到来时, 将 FIFO2 中保存的第一行数据读出, 并写入 FIFO1 中, 同时将第二行

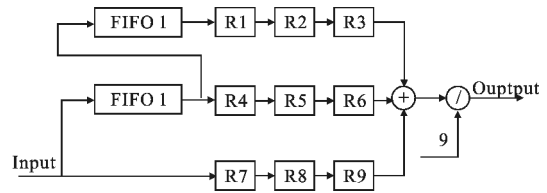


图 2 传统均值滤波器的 VLSI 结构

Fig.2 Conventional architecture of box filter

数据写入到 FIFO1 中; 当第三行数据到来时, 与 FIFO2 和 FIFO1 中保存的第二行和第一行数据一同进入其后的寄存器组 R1~R9, 并计算 9 个寄存器的均值, 输出结果, 之后每个时钟周期计算一个均值, 直至该行所有数据计算完成; 当以后每个新行到来时, 都重复第三行的步骤, 直至所有行计算完成。

这种架构能够做到一个时钟周期处理一个数据, 如果窗口的大小为 $N \times N$ 的情况下需要 $N-1$ 个行缓存, 无需缓存整幅图像, 输出与输入之间的延迟也只有 $(N-1)/2$ 行, 是一个实用性较强的架构。

但是这种架构也有其不足之处。如上所述, 当选择的窗口大小为 $N \times N$ 时, 需要 $(N-1)/2$ 个行缓存, 这 $(N-1)/2$ 行缓存必须是独立的, 事先就要定制好, 无法根据参数来动态生成。另外, 当 N 较大时, 每个时钟周期需要计算的加法数过多, 将导致该架构的最大可运行频率显著下降。

2.2.2 提出的均值滤波器结构

文中提出了一种新的均值滤波器的设计方法。该方法能够动态调整窗口的大小, 且计算复杂度与窗口大小无关。文中方法采用一种积分图像的思想来求和, 其基本原理如图 3 所示。

令 $f(x,y)$ 为图 3 中左上角坐标为 $(0,0)$, 右下角坐

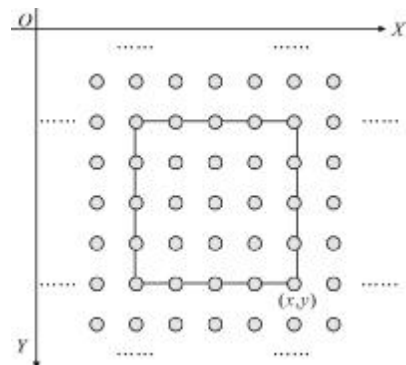


图 3 积分图像方法的原理

Fig.3 Principle of integral image

标为(x,y)的矩形内所有点的和,则对图 3 中 5×5 窗口内所有像素的和可由公式(6):

$$Sum_{win}=f(x,y)-f(x,y-4)-f(x-4,y)+f(x-4,y-4) \quad (6)$$

硬件设计时,用一块片内 RAM 来记录当前(x,y)的累加和,运用公式(6)就可以快速地计算出窗口内所有点的像素之和。依此思想,设计出硬件架构如图 4 所示。整个结构用到的内存资源有一个行 RAM 和一个 FIFO。其中 x 为窗口半径,满足 2r+1=N。Sum₂ 为行累加和,Sum₁ 为 Sum₂ 延迟 N 个时钟周期的结果,Sum 为两者之差,亦即窗口内单行 2r+1 个点的累加和。

整个工作流程如下:首先将 RAM 和 FIFO 中的数清零。每行数据到来时,将其累积求和得到 Sum₁ 和 Sum₂,二者之差 Sum 与 RAM 对应点位置上保存的数相加再写入原位置,同时也写入 FIFO,当 n ≥ 2r+1 第行到来时,将 FIFO 中的数与 RAM 中对应点的数作差,求均值后输出就得到均值滤波后的结果。

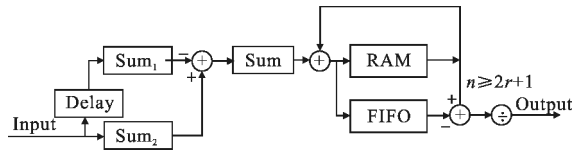


图 4 利用积分图像法设计的均值滤波器的 VLSI 结构

Fig.4 VLSI architecture of box filter using the integral image method

这种结构主要有以下几个优点:

(1) 实时性好。流水线结构设计,一个时钟周期处理一个像素,且每个点只需 4 次加法运算,与窗口大小无关,完全满足图像/视频处理的实时性要求;

(2) 即时输出,无需压帧。整个处理过程只需要缓存 2r+1 行数据,因此占用的内存少且即时输出处理结果;

(3) 可调节窗口大小。因为整个过程中用到的缓存只有一个 FIFO 和一个 RAM,其中,RAM 的大小是图像一行的数据的大小,不需要调整。FIFO 的大小决定了窗口的最大高度,如公式(7)。其中,length(fifo)为 FIFO 的深度,l_{width} 为图像的宽度,N 为窗口的最大高度,floor(⋯)表示向下取整。改变窗口大小后,整个处理流程不用改变。

$$N=floor\left(\frac{\text{length}(\text{fifo})}{l_{\text{width}}}\right) \quad (7)$$

除上述优点外,这种结构设计也有其缺点:需要

的内存资源较大。这是因为 RAM 和 FIFO 要保存所有行对应列上的像素和,其所需要的最大位宽 W_{max} 非常大。假设要处理的图像大小为 640×512,窗口的大小为 5×5,图像是用 8 位表示的,所需要的 W_{max} 至少为 20 bit。

所以,为了减少其所需的内存资源,需要减少 FIFO 和 RAM 的位宽。分析其整个流程,其实不需要对所有行对应列值相加,只需将窗口内所有点的相加就已足够,这时,假设要处理的图像大小为 640×512,窗口的大小为 5×5,若图像位宽为 8 位,则所需要的 RAM 的 W_{max} 就减少到 13 位,FIFO 的位宽 W_{max} 减少到 8 位。改进后的硬件结构如图 5 所示,虚线框内为改进的部分。

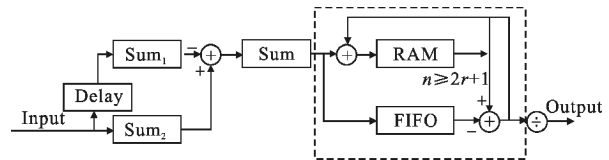


图 5 改进的基于积分图像的均值滤波器结构

Fig.5 Improved architecture of box filter using integral image, modified parts are bounded with dotted box

2.3 向导滤波器的设计

如前所述,向导滤波器的处理过程可由公式(3)和公式(4)来描述。其硬件结构如图 6 所示。先通过两个 box filter 得到像素点在窗口内的方差,继而得到 a_k、b_k,然后经过两个 Box filter 分别得到其均值 ā_k、b̄_k,最后经过一个乘加器得到处理结果。

图 6 所示的结构,采用全流水线设计,每个时钟周期处理一个像素,从而实现即时输出,不需要片外存储器。整个处理过程的延迟时间由窗口的大小决定,

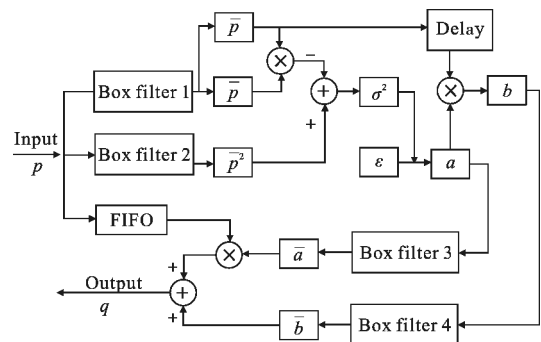


图 6 向导滤波器的 VLSI 结构

Fig.6 Proposed VLSI architecture of guided filtering

假设窗口大小为 5×5 , 那么整个处理过程有 10 行延迟。同时图 6 中的 FIFO 也就需要能够缓存 10 行的大小。同样,与前述的均值滤波器结构类似,该硬件结构设计的向导滤波器也可以实现动态调整滤波窗口的大小,窗口越大,其平滑效果越明显,但是占用的资源也会相应地增加。

3 综合与仿真

在 Quartus II 环境下对向导滤波器模块进行综合,选择 Altera 的 EP3C40F484C8 芯片,输入图像为 8 位,大小为 640×512 ,当最大窗口大小分别设为 5×5 和 3×3 时,所需要的资源如表 1 所示。

表 1 VLSI 结构的资源需求

Tab.1 Resource requirement of the proposed architecture

	5-by-5 window	3-by-3 window
Total LE	5 357	5 312
Memory/bit	402 936	194 350
Multiplier	16	16
F_{max}/MHz	109.78	109.81

由表 1 可以看出,受窗口大小影响最大的是内存资源,在处理图像为 640×512 时,窗口为 3×3 所需要的内存资源只有窗口为 5×5 的一半,当然,其平滑效果也会相应下降。最高可运行频率达 109 MHz,每个时钟周期处理一个像素,从而在 100 MHz 工作时钟下,处理速度可达 300 fps,完全满足实时处理的要求。

图 7 给出了文中向导滤波结构的处理结果。(a)、(b)为原图像,(c)、(d)分别在(a)、(b)上加入了 0.4% 高斯噪声,(e)、(f)为向导滤波模块处理后的效果($r=2, \epsilon=0.02$),(g)、(h)为 MATLAB 实现的向导滤波的处理结果($r=2, \epsilon=0.02$)。从(e)、(f)可以看出:平坦处,噪声得到了很好地滤除;在复杂处,在抑制噪声的同时还能较好地保留细节。将(g)、(h)与(e)、(f)的像素值作差,其最大差值绝对值为 1,属于舍去误差,说明其处理精度上的误差不大于 $1/255 \approx 0.4\%$,可满足实际处理要求。

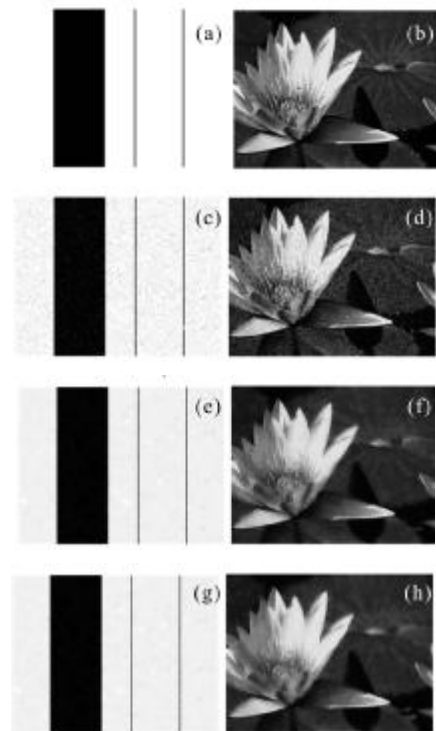


图 7 文中向导滤波器 VLSI 结构的处理结果

Fig.7 Results of the proposed architecture of guided filtering

4 结束语

由前文所述,向导滤波器在滤波过程中用到了两级均值滤波器,那么由卷积运算的结合律可知:信号相继与两个窗口进行卷积,等价于将两个窗口先进行卷积,然后再与信号进行卷积。假设均值滤波器使用的窗口大小均为 3×3 ,其卷积结果为一个 5×5 的窗,所以,此时向导滤波的窗口大小相当于 5×5 窗口的常规滤波器。由此可知,向导滤波器在平坦处的平滑效果优于相同模板大小的其他滤波器。

向导滤波器是一种在滤波的同时能保持边沿的滤波器,文中提出的向导滤波器设计方案实现了窗口大小的在线调整,方便在使用时灵活调整图像的平滑程度。在 Cyclone III 系列 FPGA 上的实验结果表明,文中设计的向导滤波器模块的最高运行频率达 109 M,能以 100 fps 的速度处理分辨率大小为 $1\ 024 \times 1\ 024$ 的图像,满足视频/图像处理的实时性要求。

参考文献:

- [1] Lindenbaum M, Fischer M, Bruckstein A M. On Gabor's

- contribution to image enhancement [J]. Pattern Recognition, 1994, 27(1): 1-8.
- [2] Perona P, Malik J. Scale-space and edge detection using anisotropic diffusion [J]. IEEE Transactions on Pattern Analysis and Machine Intelligence, 1990, 12(7): 629-639.
- [3] Lagendijk R L, Biemond J, Boeke D E. Regularized iterative image restoration with ringing reduction [J]. IEEE Transactions on Acoustics, Speech and Signal Processing, 1988, 36(12): 1874-1888.
- [4] Luo Haibo, Shi Zelin, Hui Ying, et al. Real-time large window-sized 2D median filter based on multi-phased grouping and sorting network [J]. Infrared and Laser Engineering, 2008, 37(5): 935-939. (in Chinese)
- 罗海波, 实则林, 惠颖, 等. 基于多级分组排序网络的实时大窗口二维中值滤波器设计[J]. 红外与激光工程, 2008, 37(5): 935-939.
- [5] Paris S, Durand F. A fast approximation of the bilateral Filter using a signal processing approach [C]//ECCV, 2006: 568-580.
- [6] Porikli F. Constant time $O(1)$ bilateral filtering [C]//IEEE Conference on Computer Vision and Pattern Recognition, 2008.
- [7] He K, Sun J, Tang X. Guided Image Filtering [C]//ECCV, 2010: 1-14.

下期预览

红外探测器内部颗粒物对图像的影响研究

骆守俊, 彭晴晴, 郭亮

(华北光电技术研究所, 北京 100015)

摘要: 主要研究了探测器内部颗粒物对焦平面光场分布产生的影响。通过建立相应的理论模型, 对探测器内部不同温度、不同位置的颗粒物在焦平面上的形成光场分布进行了仿真计算和对比分析, 并进行实验验证。结果表明: 探测器内部如有颗粒杂质, 可能会严重影响对红外目标的识别, 因此应采用措施以保证探测器内部的洁净度, 防止颗粒物的产生。