330 GHz 单片集成分谐波混频器

杨大宝[1,2],王俊龙[1],张立森[1],梁士雄[1],冯志红[1]

(1. 专用集成电路国家级重点实验室,河北 石家庄 050051;
2.中国电子科技集团公司第十三研究所,河北 石家庄 050051)

摘　要:根据反向并联二极管的外围结构和材料构成,以四端口 S 参数包的形式建立了二极管结外围无源结构的三维电磁模型,与非线性仿真软件中的肖特基结模型结合起来建立太赫兹二极管对的完整模型,这样的处理方法提高了计算机仿真的准确性。分谐波混频电路制作在 12 μm 厚度的砷化镓基片上,单片电路悬置安装在本振和射频中间剖开的减高波导腔体内。在本振 5 mW 功率注入时混频单片在 330 GHz 的频带范围内最小插损为 10 dB。因为单片集成电路以四个梁式引线与波导外壁柔性连接,一端固定在波导壁上,混频单片电路能够释放腔体随温度变化而产生的机械应力。

关键词:反向并联;　单片集成;　谐波混频器

中图分类号:TN454　　**文献标志码**:A　　**DOI**:10.3788/IRLA201948.0225001

330 GHz monolithic integrated sub-harmonic mixer

Yang Dabao[1,2], Wang Junlong[1], Zhang Lisen[1], Liang Shixiong[1], Feng Zhihong[1]

(1. National Key Laboratory of ASIC, Shijiazhuang 050051, China;
2. The 13th Research Institute of China Electronics Technology Group Corporation, Shijiazhuang 050051, China)

Abstract: According to the three-dimensional structure featuring variety of materials around an anti-parallel pair of planar Schottky diodes barrier, the 3D-circuit around the diode barrier can be calculated as a four-port diode modal S-parameter package, and the S-parameters produced by the electromagnetic field solver connecting to the non-linear model of the Schottky diode barrier were incorporated into the non-linear circuit simulator as the diode′s whole model, and by this way the whole monolithic mixing circuit′s behavior could be modeled more accurately. The monolithically integrated 330 GHz sub-harmonic mixing circuit was fabricated on a 12 μm thick GaAs membrane, and it was suspended in a LO and RF reduced height waveguide split block. The MMIC demonstrated performance with a best double-sideband-mixer conversion loss of 10 dB with 5 mW of LO incident power at 330 GHz. It could withstand some mechanic pressure when its outer environment temperature change, because it was mounted via four flexible beam-leads and a fixed end in a waveguide block.

Key words: anti-parallel;　monolithically integrated;　sub-harmonic mixer

收稿日期:2018-09-05;　**修订日期**:2018-10-03

作者简介:杨大宝(1973-),男,高级工程师,硕士,主要从事太赫兹电路方面的研究。Email:18633917542@163.com

通讯作者:冯志红(1973-),男,研究员,博士生导师,主要从事宽禁带半导体与太赫兹固态电子器件方面的研究。
Email:ga917vv@163.com

0 引 言

太赫兹波具有频率高、安全性好、穿透性好等特点，在电子、信息、生命、国防、航天等方面蕴含着巨大应用前景，THz 频段应用技术受到越来越广泛的关注[1-4]。太赫兹应用系统中，超外差接收机是一项非常重要的应用，它的作用是通过混频实现对太赫兹频谱的向下搬移，解调出载有信息的低频信号进行处理。混频器作为超外差接收机中的核心部件，其性能指标很大程度上决定整个接收机系统的性能，因此太赫兹混频器对太赫兹接收机来讲至关重要。1978 年，美国 Bell 实验室的 E.R.Carlson 等采用悬置微带线技术研制了 66~110 GHz 的分谐波混频器[5]，开始了太赫兹频段分谐波混频器的研究。2007 年，英国 RAL 实验室的 S.Marsh,B.Alderman 等研制了 183 GHz 的石英基片悬置微带分谐波混频器[5]，电路采用了石英基片的悬置微带线，射频和本振信号通过探针实现波导到微带电路过渡，这种电路形式同 E.R.Carlson 电路原理相同，奠定了 THz 分谐波混频电路的通用模式，其变频损耗最低为-6.85 dB[6]。国内虽然太赫兹分谐波混频器研制起步相对较晚，但近年来取得较大进展，2012 年，张波团队成功研制出 220 GHz 分谐波混频器，在 210~230 GHz 频带范围内变频损耗小于 10 dB[7]。分谐波混频器的本振频率为基波混频器的一半，省去了价格昂贵的高功率太赫兹本振源，只需要频率为所用频率一半频率较低的频率源即可，降低系统的成本和复杂性，最近几十年获得了广泛应用[8-9]。

太赫兹平面 GaAs 肖特基混频二极管是分谐波混频器的核心器件，相对于太赫兹技术发展早期使用触须接触二端器件，具有结构安装的巨大优势，在最近的 20 年内取得长足进展。随着太赫兹频率的上升，利用分立太赫兹肖特基二极管设计制造的混频器装配涉及将二极管安装到混频器基片上，由于人为的装配造成误差，影响混频器性能，仿真结果表明二极管芯片安装偏差 10 μm，传输损耗加大 1.5 dB[10]。而太赫兹单片集成电路(TMIC)将有源非线性电路和无源线性二极管结外围和匹配电路一起加工到圆片上，制造出太赫兹混频单片集成电路。国外在太赫兹单片领域近年来已经取得较大进展[11-14]，而国内正在开始这方面的研究。

1 电路设计

单片电路设计首先是建立太赫兹单片集成电路的整体模型，进行仿真优化，然后流片、安装和测试。单片和腔体的设计采用非线性谐波平衡和有限元三维空间无源电磁仿真两种仿真方法相结合共同进行仿真和优化的亚毫米波仿真的通用计算模拟方法，仿真进行的关键是建立电路中非线性器件 (太赫兹平面肖特基二极管)的较准确模型，然后将混频电路其它无源部分用三维电磁仿真形成 S 参数包，各个部分利用谐波平衡法进行整体仿真优化。

1.1 肖特基混频二极管建模

混频电路的工作频率在无源匹配外围电路确定的条件下，由非线性器件(平面混频二极管)的工作频率决定。非线性器件的寄生电容和串联电阻又决定了二极管的截止频率(f_T)，因此二极管的设计主要是降低这两个参数，使其满足太赫兹应用要求。为满足应用，一种点支撑技术[15]被采用来降低寄生电容和串联电阻，并且在利用石英为基板的倍频器中获得成功，点支撑阳极的绝缘体厚度仅 1 μm，如图 1 所示。

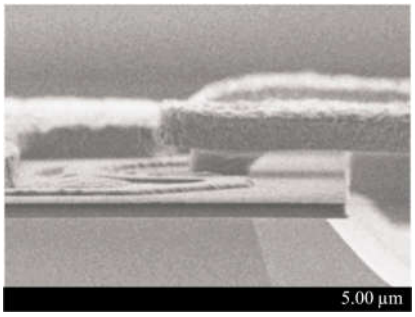

图 1 点支撑阳极结构

Fig.1 Structure of point contacted anode

理论分析和实际测试证明：这种点支撑的空气桥结构的平面肖特基二极管能够应用到亚毫米波频段上。将具有这样结构的两个平面二极管以反向并联结构的方式集成到 GaAs 基片上，可以有效地降低二极管的寄生电容和等效串联电阻，测试集成单片上的二极管的参数如表1 所示。

表 1 肖特基二极管的参数

Tab.1 Parameters of Schottky diode

R_s/Ω	n	I_s/fA	V_f/V	C_{j0}/fF	C_p/fF	f_c/THz
4	1.2	50	0.6	3	4	5.7

在太赫兹频段范围内仿真二极管，仅考虑二极管的直流参数，利用低频参数代入仿真软件中形成二极管模型进行非线性仿真是不够的，必须考虑反向并联二极管结周围的三维拓扑结构，因为在低频段可以忽略的寄生电容在太赫兹频段会产生巨大的影响。利用三维场仿真软件计算二极管对结周围结构，形成二极管对结外围结构的 S 参数包，将这一参数包与二极管对结相结合，共同构成二极管对的仿真。

正面向上的反向并联二极管对集成在 12 μm 厚的 GaAs 基片上，基片安装在中间剖开的腔体中。二极管结外围结构所建模型如图 2 所示，各部分材料不同，在模型中要分别模拟。反向串联二极管的精确物理结构通过三维电磁分析软件进行构建，为了优化方便，一些如钝化层材料的参数如相对介电常数等取了近似值。

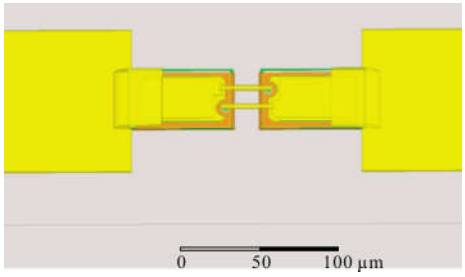

图 2 单片集成电路上的二极管对的三维模型

Fig.2 3D-model of GaAs Schottky diode on monolithic integrated circuit

根据二极管对的三维模型建立二极管结外围结构的四端口 S 参数包，代入直流参数的谐波非线性仿真软件的二极管形成二极管结，软件二极管模型接到四端口 S 参数包的两端，二者相结合共同模拟太赫兹平面二极管的电性能，这样的处理就考虑了太赫兹反向二极管对结的外围寄生电容。

1.2 基于混频单片集成电路的混频器的设计

大于 300 GHz 混频整体电路拓扑结构基于传统的 E 面平均刨开腔体的结构，如图 3 所示，单片固定在本振和射频 E 面波导腔的中部，本振和射频减高波导具有固定短路面，两个固定短路腔体的中间截面加工在同一平面上。

分谐波混频电路 (Subharmonic Mixing Circuit) 的工作原理如图 3 所示，频率 f_{rf} 的射频(RF)信号和频率 f_{LO} 的本振(LO)信号通过肖特基反向并联二极管管对的饱和失真放大后，射频信号和本振信号输出各次差频和和频信号，通过滤波电路选取出差频 $|f_{rf}-2f_{LO}|$，形成频率 f_{IF} 的中频(IF)信号输出。相对于单个二极管管混频电路，由于反向并联二极管对电路本身固有的性质，当构成对管的二极管具有高匹配性时，奇次本振信号幅度相等、相位相反叠加后互相抵消；偶次本振信号幅度相等、相位相同叠加后为单管幅度的两倍。因此由反向并联二极管构成的混频电路的杂波信号比单管构成的混频电路减少一半，具有噪声低、工作稳定和动态范围大等优点。本振滤波器(LO filter)的作用是防止射频信号进入本振端口；中频滤波器(IF filter)的作用是防止本振信号泄漏到中频端口。

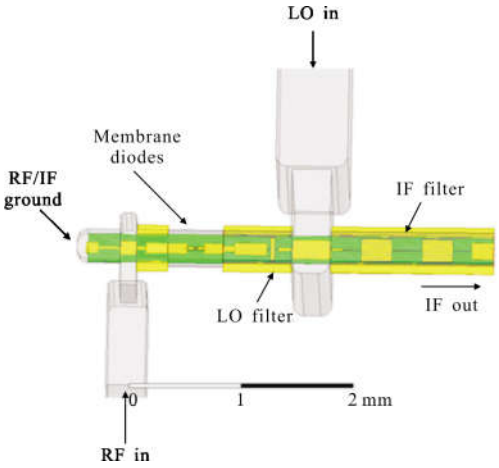

图 3 分谐波混频器的电路拓扑结构

Fig.3 Circuit topology of the subharmonic mixer

反向并联二极管对和其外围匹配电路和滤波器集成在 12 μm 厚的 GaAs 薄膜上构成混频单片集成电路，单片通过导电胶固定到横跨射频和本振腔体的槽内。单片的一端固定到槽的底部，这样可以保证单片射频端电路精确定位和接地良好，且保证由于二极管对不平衡产生的直流电流接地；单片的另一端通过金丝键合到中频电路输出端；位于单片两边的梁式引线固定到槽两边的腔体上。因此，整个单片电路除了射频接地端，其他所有与波导腔和中频端接触皆为“软”连接，这种结构能够有效缓解由于温差变化而引起铜腔体和 GaAs 的物理应力差，提高模块的可靠性。

1.3 混频单片集成电路的整体仿真

谐波混频电路整体 CAD 仿真中首先分别用三

维电磁仿真软件对滤波器件进行单独仿真优化，射频端和本振端的减高波导和射频、本振波导-微带过渡结构进行结构优化，实现所需频段的性能，形成非线性软件能识别的 S 参数包，将这些参数包代入非线性谐波仿真软件，进行仿真优化，获得理想的计算结果。谐波混频单片的整体仿真模型如图 4 所示。

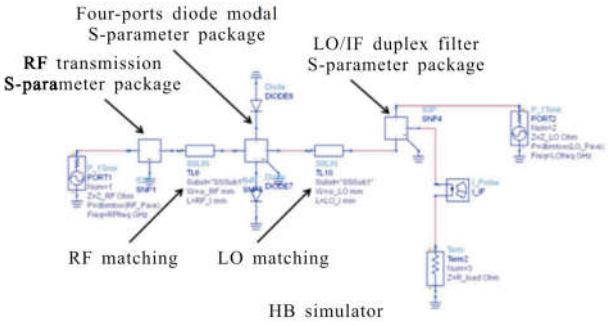

图 4 混频电路的整体仿真模型

Fig.4 Whole simulation model of mixer circuit

混频电路的整体仿真以实现最低损耗为优化目标，由于测试条件限制，本振功率固定在 5 mW，射频注入功率 0.1 mW，中频输出频率固定在 1 GHz。仿真双边带(DSB)变频损耗如图 5 所示。

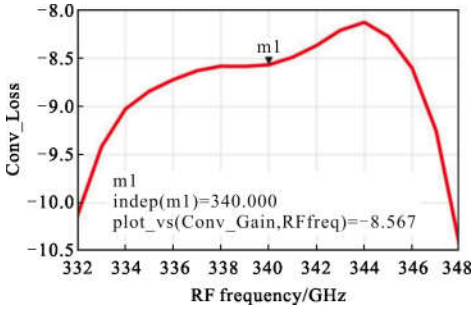

图 5 仿真双边带插入损耗对频率(340 GHz 处-8.5 dB)

Fig.5 Simulated double side-band conversion loss versus RF frequency(-8.5 dB@340 GHz)

混频单片集成电路模拟仿真结果显示，电路在 333~347 GHz 之间得到最大插损为-9.5 dB，在 16 GHz 频段范围内最大插损-10.5 dB，在 344 GHz 处插损最小为-8.2 dB。

2 测试结果

通过对太赫兹半导体器件建模与参数提取方法进行深入研究，开展最优化仿真设计，依据国家重点实验室现有的技术手段和工艺手段，在理论研究和优化仿真分析的基础上，进行太赫兹谐波混频器的实验研究，根据测试结果和仿真结果的对比，修正模型参数，进一步优化谐波混频器指标，完成太赫兹谐波混频单片集成电路样品研制。单片集成电路按照计算的尺寸安装到对应相应频率的标准腔体内，单片的顶部固定到横跨本振和射频端的金属槽的顶部，确保射频端的短路槽与单片上的射频耦合微带对正；单片的底部用金带键合到中频输出端；单片两边的梁式引线固定到金属槽的两壁上，如图 6 所示。相对于传统的分立元件谐波混频器，单片混频电路的安装省却了最复杂的二极管安装到石英基片的工艺。

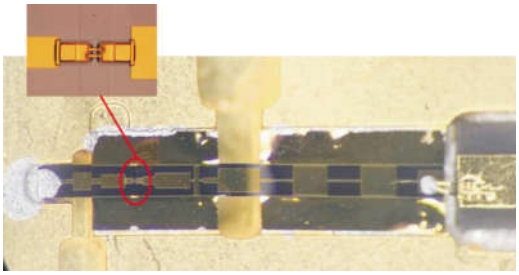

图 6 330 GHz 肖特基二极管谐波混频单片集成电路的扫描电镜图

Fig.6 SEM image of the monolithically integrated Schottky membrane mixer designed for operating at 330 GHz

研制太赫兹频段(中心频率大于 300 GHz) 高效混频器实验样品，对理论成果、仿真结果和设计方案进行验证，为研制实用的太赫兹高效混频奠定坚实的基础。实验样品测试指标如图 7 所示。输出中心频率 325 GHz；工作带宽为>3%；变频损耗为≤15 dB。

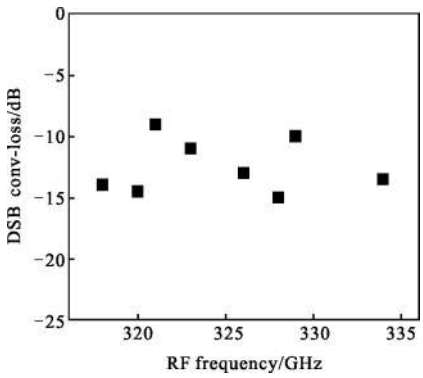

图 7 330 GHz 单片集成电路混频器在本振 5 mW 条件下测试的结果

Fig.7 Measured results of a 330 GHz monolithically integrated mixer at 5 mW LO power

实测结果与仿真优化结果比对，仿真中心频率 340 GHz，插损为−8.5 dB；而测试结果表明单片的中心频率为 325 GHz 插损为−12 dB。频率偏差 15 GHz；插损偏差 3.5 dB。通过对单片和盒体的尺寸的精确测量，分析原因主要是芯片厚度与设计有偏差，单片设计厚度为 12 μm，实测只有 8 μm，导致频率偏移和性能下降。这些物理尺寸偏差受限于国内减薄技术水平，通过工艺改进和精确测量可以减小，下一步将改进芯片工艺设计，争取加工出更为精确尺寸的单片进行电路设计的验证工作。

3 结 论

相对于传统的整体电路整体仿真，在进行太赫兹单片谐波混频电路仿真优化时考虑到频率升高，器件寄生参数的影响加大，将二极管结的外围结构和谐波混频器电路的各个部分通过高频三维电磁场仿真形成完整的 S 参数数据包导入到整体单片电路的仿真优化中，这样处理可以提高仿真结果的精确度。制作的谐波混频单片在实际测量中，变化趋势与仿真结果具有一致性，证明了这种处理的合理性。集成单片电路在大于 300 GHz 的频段差损优于−15 dB，与国际应用石英电路的先进水平尚有差距，然而基于太赫兹单片电路的模块安装省去分立二极管倒装焊到基片上的复杂工艺，具有结构简单，容易安装的优点。随着研究太赫兹频率的升高，电路的单片设计是大趋势。且单片中只有短路端口为硬连接，上下两端通过梁式引线与腔体连接，输出用键合丝与输出端口连接，这种只有一端固定的安装结构可以保证单片具有一定的温度应力释放，提高可靠性。这项技术能轻易应用到 0.3~3 THz 的其他频段电路，使制造高性能、造价低和可靠性高的亚毫米波电路成为可能。

参考文献：

[1] Zheng Xin, Liu Chao. Recent development of THz technology and its application in radar and communication system [J]. ***Journal of Microwaves***, 2010, 26(6): 1−6. (in Chinese)
郑新, 刘超. 太赫兹技术的发展及在雷达和通讯系统中的应用[J]. 微波学报, 2010, 26(6): 1−6.

[2] Zhao Xiangyang, Wang Junlong, Xing Dong, et al. Parameters model of terahertz planar Schottky diode [J]. ***Infrared and Laser Engineering***, 2016, 45(12): 1225004. (in Chinese)
赵向阳, 王俊龙, 邢东, 等. 太赫兹平面肖特基二极管参数模型[J]. 红外与激光工程, 2016, 45(12): 1225004.

[3] Wang Junlong, Yang Dabao, Xing Dong, et al. Research of 0.2 THz broadband unbalanced multiplier circuit[J]. ***Infrared and Laser Engineering***, 2017, 46(1): 0106003. (in Chinese)
王俊龙，杨大宝，邢东，等. 0.2 THz 宽带非平衡式倍频电路研究[J]. 红外与激光工程, 2017, 46(1): 0106003.

[4] He Yue, Jiang Jun, Lu Bin, et al. High efficiency 170 GHz balanced Schottky diode frequency doubler [J]. ***Infrared and Laser Engineering***, 2017, 46(1): 0120003. (in Chinese)
何月，蒋均，陆彬，等. 高效 170GHz 平衡式肖特基二极管倍频器[J]. 红外与激光工程，2017，46(1)：0120003

[5] Carlson E R, Schneider M V, McMaster T. Subharmonically pumped millimeter-wave mixers [J]. ***IEEE Transactions on Microwave Theory and Techniques***, 1978, 26(10): 706−715.

[6] Marsh S, Alderman B, Matheson D, et al. Design of low-cost 183 GHz subharmonic mixers for commercial applications [J]. ***IET Circuits, Devices and Systems***, 2007, 1(1): 1−6.

[7] Zhang Bo, Chen Zhe, Fan Yong. 220 GHz Sub-harmonic mixer [J]. ***Journal of University of Electronic Science and Technology of China***, 2012, 41(3): 397−400. (in Chinese)
张波, 陈哲, 樊勇. 220 GHz 分谐波混频器研究[J]. 电子科技大学学报, 2012, 41(3): 397−400.

[8] Thomas B, Maestrini A, Beaudin G. A low-noise fixed-tuned300 −360 −GHz subharmonic mixer using planar Schottky diodes [J]. ***IEEE Microwave Wireless Component Letters***, 2005, 15(12): 865−867.

[9] Schlecht E T, Gill J, Dengler R, et al. A unique 520−590 GHz biased subharmonically-pumped Schottky mixer[J]. ***IEEE Microwave Wireless Component Letters***, 2007, 17(12): 879−881.

[10] Hesler J L. Planar Schottky diodes in submillimeter-wavelength waveguide receivers [D]. Char-lottesville: University Virginia, 1996.

[11] Siegel P H, Smith R P, Martin S, et al. 2.5 THz GaAs monolithic membrane diode mixer[J]. ***IEEE Transactions on Microwave Theory and Techniques***, 1999, 47(5): 596−604.

[12] Thomas B, Alderman B, Matheson D, et al. A Combined 380 GHz mixer/doubler circuit based on planar schottky diodes [J]. ***IEEE Microwave and Wireless Components Letters***, 2008, 18(5): 353−355.

[13] Thomas B, Maestrini A, Gill J, et al. A broadband 835−900−GHz fundamental balanced mixer based on monolithic GaAs membrane schottky diodes [J]. ***IEEE Transactions on Microwave Theory and Techniques***, 2010, 58(7): 1917−1924.

[14] Erickson N R, Goyette T M. TeraHertz schottky-diode balanced mixers [C]//In 21st International Symposium on Space THZ Technology, 2010: 150−153.