

## 面向多通道控制系统的通道数可变的并行实时测试

刘海秋<sup>1,2</sup>, 徐抒岩<sup>1</sup>, 王 栋<sup>1</sup>, 曹小涛<sup>1</sup>, 吴伟平<sup>1</sup>

- (1. 中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033;
2. 中国科学院大学, 北京 100049)

**摘 要:** 为了对复杂多通道电机控制系统的不同通道数的控制单元进行并行灵活测试, 提出了测试通道数灵活可变的并行仿真实时测试方法。提出了面向对象的测试通道数灵活可变的采集处理方案; 采用双端口 SRAM 转换高速异步 FIFO 的高效数据存储方式和 DMA 与突发传输相结合的数据传输方法, 实现系统高效数据存储和与计算机之间高速异步数据传输; 采用基于 FPGA 并行采集、实时处理及 PCI 总线传输策略, 改进了传统的 PCI 中断申请传输模式和 PCI 中断传输控制机制, 克服了由被测对象通道数不同、计算机配置不同及应用程序相互干扰等问题带来的系统不稳定现象, 实现系统与计算机之间稳定可靠的数据传输。对 4~64 通道数随机变化的控制单元进行并行测试试验, 结果表明: 通道数灵活可变、多通道控制单元并行测试状态稳定、可靠, 满足预期要求。

**关键词:** 通道数可变; 多通道控制单元; 仿真测试; 面向对象; PCI 中断; FPGA 逻辑控制  
**中图分类号:** TP732   **文献标志码:** A   **文章编号:** 1007-2276(2013)12-3300-09

## Concurrent real-time test for multi-channel control system with variable number of channels

Liu Haiqiu<sup>1,2</sup>, Xu Shuyan<sup>1</sup>, Wang Dong<sup>1</sup>, Cao Xiaotao<sup>1</sup>, Wu Weiping<sup>1</sup>

- (1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China;
2. University of Chinese Academy of Sciences, Beijing 100049, China)

**Abstract:** In order to concurrently and flexibly test the control unit with different numbers of channels in complex multi-channel motor control system, a parallel simulation real-time test method supporting variable numbers of channels in multi-channel control system was proposed. Object-oriented test methodology for variable numbers of channels was put forward. The acquisition and processing program for variable numbers of channels control system was presented, and the efficient data storage method in high-speed asynchronous FIFO converted by dual-port SRAM and data transmission means by combining DMA with burst transmission were adopted to achieve efficient data storage and high-speed asynchronous data transmission between the system and computer. The FPGA-based parallel acquisition, real-time processing and PCI bus transfer strategy were used to improve traditional PCI interrupt application data

收稿日期: 2013-04-05; 修订日期: 2013-05-03

基金项目: 吉林省科技发展计划项目基金(20090311)

作者简介: 刘海秋(1987-), 女, 博士生, 主要从事航天遥感图像补偿的研究和实现方面的研究。Email: shangyue\_2008@126.com

导师简介: 徐抒岩(1963-), 男, 研究员, 博士生导师, 主要从事空间光学遥感计算机控制、图像处理方面的研究。

Email: xusy@ciomp.ac.cn

transmission mode and the PCI interrupt transmission control mechanism, which overcome the system instability caused by the variable-number of channels of the measured object, the different computer configuration or the application program mutual interference, also achieved the stable and reliable data transmission between the system and the computer. A parallel test experiments on random variation of 4-channel to 64-channel control unit was conducted, the results showed that, the number of channels was flexible, multi-channel control unit parallel test state was stable, reliable, and met the expected requirements.

**Key words:** variable number of channels; multi-channel control unit; simulation test; object-oriented; PCI interrupt; FPGA logic control;

## 0 引言

空间相机在军事侦察、海洋监视和气象预报等各个领域都有极为广泛的应用,已成为国防和国家经济建设必不可少的重要工具<sup>[1]</sup>。空间相机中实时调偏流、调焦等保障相机成像质量的重要结构均由多通道运动控制系统进行控制<sup>[2]</sup>,空间相机在轨工作期间,多通道运动控制系统一旦出现故障,不能人工直接维修,只能根据地面的指令进行参数调整等简单的更改,因此,在空间相机发射前,需要对各个多通道运动控制系统进行反复测试,检验其性能指标是否达到要求,保障运动控制系统在轨工作期间可靠稳定运行<sup>[3]</sup>。

国内外在多通道运动控制系统设计上,主要采用计算机系统和可编程多轴运动控制器作为工程控制的主系统和驱动环节,所设计出的控制系统在与实际电机和运动机构连接前,其工作状态、配置参数合理性、各通道的逻辑关系和各种电性能指标情况无法直接验证,为了在所设计的控制系统与实际电机和运动机构连接前,实现对控制器的性能指标进行实时监测记录,验证控制性能,参考文献[4]提出的针对多通道运动控制策略的半实物仿真装置-多通道控制系统仿真测试装置,提高系统设计的安全性,确保拟开发、设计和实施的工程项目适合目标需要。然而,当对不同的多通道控制系统,或者同一控制系统,但任务不同,通道数随时变化时,以上的仿真测试系统设计原理往往需要设计者对仿真测试系统的硬件电路进行更改,甚至重新设计一套仿真测试系统,不仅耗费更多的时间,而且由设计更改带来的系统不稳定性等因素都会延长仿真测试周期,为此,文中以面向对象的思想,针对被测多通道控制系统通道数随时更改的情况,提出只需重新设置软件

程序参数,无需更改硬件电路,即可实现通道数灵活变化的仿真测试方法,提高系统的灵活性。

## 1 多通道运动控制系统基本结构

### 1.1 多通道闭环运动控制原理

反馈控制作为一种可靠稳定的控制策略,广泛应用于自动控制系统中。反馈控制系统一般由控制器、执行元件、被控对象、测量元件组成,其中测量元件实现被控物理量的测量并将其转换成电信号,常见的测量元件有光学旋转编码器、电流传感器等;执行元件实现直接推动被控对象,使其被控量发生变化,执行元件多为电机,以下以电机为执行元件为例,说明反馈控制系统工作流程。操作者根据任务给定一个输入值,控制器根据输入值确定驱动脉冲信号,驱动电机运作,电机带动被控对象运动,由测量元件测量并转换被控制的物理量并输出给比较元件,比较元件把测量元件检测的被控量的实际值与参考值进行比较,求出它们之间的偏差作为控制器的输入。

图 1 是多通道控制系统的一般工作原理框图,主要分两部分,左侧框内的控制器部分为多通道控

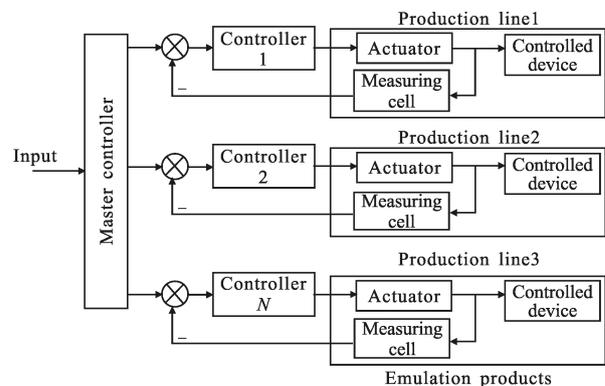


图 1 闭环控制系统结构图

Fig.1 Closed-loop control system structure

制系统示意图,包括工程总控制器和由总控制器控制下的各个子控制器;右侧框内为生产线示意图,包括执行机构、被控对象和由测量单元构成的反馈回路。控制器部分为被测对象,生产线部分是多通道仿真测试装置所模拟的产品或系统。

### 1.2 面向对象的多通道控制单元仿真测试思想

#### 1.2.1 多通道控制单元仿真测试原理

多通道控制单元仿真测试系统分为采集处理板、计算机两部分,采集处理板完成对“多通道运动控制系统”的输出控制命令,控制参数、控制电压等信息的采集、处理、缓存以及传输功能;计算机系统完成对采集处理板输出的数据的实时显示和记录,同时将被测控制单元的当前状态和位置值作为仿真系统的反馈值反馈到控制器系统,形成闭环控制测试结构。

多通道控制单元仿真测试系统结构如图 2 所示。采集处理板中的信号预处理将工作通道的信号进行预处理后,由信号采集模块将信号进行模数转换后输出给数据处理及缓存模块,形成带有通道号标志和每个通道控制信息的一定字节数的数据,并缓存到存储单元,最后通过数据传输模块将一定时间段内采集的全部数据以 PCI 定时中断方式传输给计算机,计算机对接收到的数据进行实时显示和记录,并提取反馈信息通过 RS422 串行总线传输给控制系统。

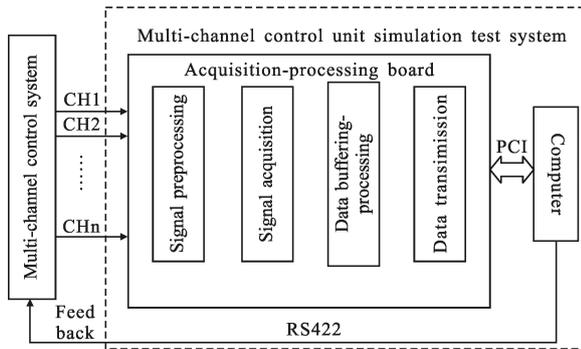


图 2 多通道控制单元仿真测试系统结构图

Fig.2 Multi-channel control unit simulation test system diagram

#### 1.2.2 面向对象测试通道数灵活可变思想

操作者根据被测对象的通道数,在计算机人机交互程序界面中设置通道数参数,计算机应用程序将通道数以指令的形式传递给电路板核心芯片中的通道数控制逻辑,通道数控制逻辑根据指令中的通道数参数,开通相应的测试通道,实现通道数灵活可变,如图 3 所示。

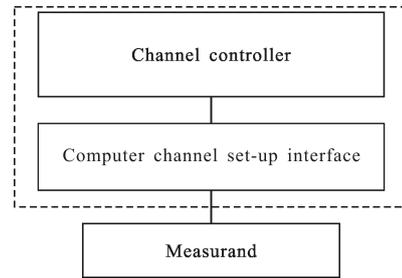


图 3 面向对象的测试通道数灵活可变示意图

Fig.3 Flexible number of object-oriented test channel diagram

设仿真测试系统共有  $n$  个通道,通道数矩阵为  $C$ ,计算机指令中通道数参数为  $T, C_x$  表示经过通道控制后实时工作的通道矩阵,有:

$$C_x = A \cdot C \begin{pmatrix} a_1, 0, 0, \dots, 0 \\ 0, a_2, 0, \dots, 0 \\ \vdots \\ 0, 0, 0, \dots, a_n \end{pmatrix} \begin{pmatrix} c_1 \\ c_2 \\ \vdots \\ c_n \end{pmatrix} \quad (1)$$

式中:  $C_i$  表示第  $i$  通道,其中  $i=1, 2, \dots, n$ ;  $a_i$  表示第  $i$  通道的开关控制状态,  $a_i=‘1’$ , 表示开通第  $i$  通道;  $a_i=‘0’$ , 表示关闭第  $i$  通道。

仿真测试系统的通道数体现在前端采集处理部分的工作通道数,为了实现仿真测试系统同时并行工作的通道数可编程灵活改变,在信号预处理单元、信号采集单元,数据后处理单元前分别增设了通道控制模块,控制通道的开关,保证只有处于工作状态的通道传递的信号才会被处理。 $T^1, T^2, T^3$  分别表示号预处理单元、信号采集单元,数据后处理单元的通道控制矩阵,那么它们应该满足:

$$T^1 = T^2 = T^3 = T \quad (2)$$

## 2 通道数可变的并行实时测试系统设计

当被测控制单元不同时,相应的生产线及需要采集处理的通道数可能不同,为了实现对不同的控制单元进行仿真测试时,无需修改硬件电路,只需更改软件程序参数即可完成对不同控制单元的实时可靠仿真测试。首先,要求仿真测试系统具备多个采集通道,大容量的缓存空间;其次,要求系统同时并行工作的通道数可通过软件编程灵活更改;最后,在工作的通道数更改,计算机配置不同,或者其他应用程序干扰等情况下,要求系统采集、数据处理、数据传输等环节仍能稳定、可靠工作。因此,提出支持控制

单元通道数灵活可变的采集处理子系统；增设大容量双端口 SRAM，给出将双端口 SRAM 转成高速异步 FIFO 存储器的方法，实现大容量高速度的数据存储；采用 DMA 和突发传输相结合的数据传输模式，提高数据传输速率；提出改进的 PCI 中断传输机制，实现采集处理板与计算机之间稳定可靠的数据传输。计算机应用程序将被测对象当前状态和位置值形成的闭环反馈信息，通过 RS422 串行总线发送给被测对象，形成闭环控制仿真测试系统。

### 2.1 被测对象通道数灵活可变的采集处理系统

如图 4 所示，操作者根据被测对象的通道数，设定计算机控制指令中通道数参数值，通过 PCI 总线传输到 FPGA 中的总通道控制模块，总通道控制模块根据工作的通道数及位置，分别控制其他三个通道控制模块，只对工作的通道位置的信号进行处理，从而，实现通道数的可编程灵活变化。

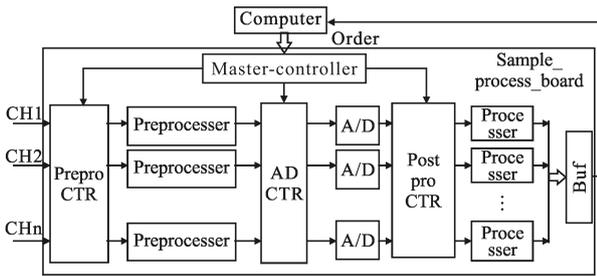


图 4 支持控制单元通道数灵活可变的采集处理部分框图

Fig.4 Acquisition and processing block diagram supporting control unit with flexible variable number of channels

### 2.2 大容量的数据存储单元

异步 FIFO (first-in first-out) 广泛应用于多时钟高速数字系统，是一种先进先出的存储部件，由于其只需要给出读写信号，无需给出地址即可实现数据读写，读写程序简单，读写时钟异步，适合于前端低速采集，后端大量高速读取的多时钟系统<sup>[5]</sup>，该系统中前端每个通道的采集时钟为 1 kHz，后端 PCI 数据传输时钟为 33 MHz，适合选用异步高速 FIFO 作为存储器件，但是 FIFO 成本较高，为此，采用双端口 SRAM 构成高速异步 FIFO 的方案代替直接购买 FIFO<sup>[6]</sup>。扩大了主板的缓存能力，降低了核心模块的控制难度，实现采集处理板与计算机之间高速异步数据传输，同时降低设计成本。

由双端口 SRAM 转异步 FIFO 的功能模块划分如图 5 所示，双端口 SRAM 读写采用不同时钟，读

(写)地址控制逻辑模块根据读(写)控制信号及上一次读写地址状态产生读(写)使能和读(写)地址信号，空/满标志逻辑模块内置一个计数器，计数器最大值略小于 SRAM 地址空间。系统从 SRAM 中读出一个单元数据，计数器的值减一；系统向 SRAM 中写入一个单元的数据时，计数器的值加一，计数器的值为零时，输出 FIFO 空信号，计数器的值为最大值时，输出 FIFO 满信号。

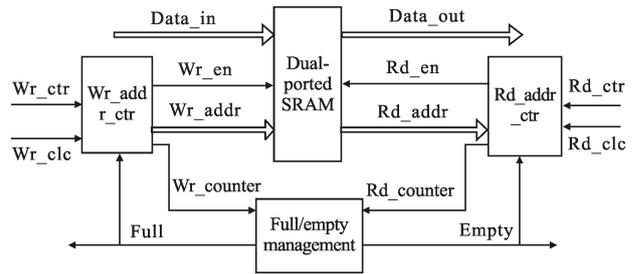


图 5 双端口 SRAM 转 FIFO 功能模块图

Fig.5 Dual-port SRAM converted FIFO function block diagram

### 2.3 稳定高速的数据传输系统

#### 2.3.1 DMA 与突发传输相结合的数据传输模式

采用 PCI9054, LOCAL 总线接口工作在 C 模式，PCI9054 在 PCI 总线和 LOCAL 总线之间有三种直接的数据传输模式，分别为 PCI Initiator 模式、PCI Target 模式和 DMA 模式<sup>[7]</sup>。在 PCI Initiator 模式中，LOCAL 总线端为主设备，可以通过 PCI9054 访问 PCI 总线端存储空间；在 PCI Target 模式中，PCI 总线端设备为主设备，可以通过 PCI9054 访问 LOCAL 端存储空间；在 DMA 模式中，PCI9054 作为两总线的主设备，可实现 PCI 总线端存储空间与 LOCAL 总线存储空间之间的数据传输<sup>[8]</sup>。在设计中若采用 PCI Initiator 模式，会占用 FPGA 的资源，若采用 PCI Target 模式，会占用 CPU 资源，若采用 DMA 模式，由 PCI9054 作为两总线的主设备，控制数据传输，可以节省 FPGA 和 CPU 的资源，对数据处理算法进行优化。因此该系统采用基于 PCI9054 芯片的 DMA 传输模式。

PCI 总线支持单字段传输和突发传输两种数据传输模式，在单字段传输中，一次写地址，实现一个数据段的传输，在突发传输中，一次写地址，可以实现多个数据段的传输<sup>[9]</sup>。该系统采用突发传输和 DMA 总线控制相结合的数据传输模式，不仅提高数据传输率、充分发挥 PCI 总线高速传输的性能，同时可以节省 CPU 及 FPGA 的资源，利于数据处理算法的优化。

### 2.3.2 稳定可靠的 PCI 中断数据传输机制

DMA 定时中断数据传输通常为如下过程,当系统开始工作后,PCI 板卡启动中断定时器,当定时器溢出即中断时间到时,PCI 板卡产生中断信号,向计算机申请 PCI 总线 DMA 数据传输,当 PCI 设备驱动程序判断到中断申请信号时,

首先关闭所有中断,然后开始 DMA 数据传输,直到数据传输完成后,再开启所有中断。在该系统中,每次中断数据传输的数据量为全部工作通道在中断时间间隔中采集到的所有数据,当被测单元通道数变化时,需要系统工作的通道数随之变化,那么每次中断传输的数据量也变化,一次 DMA 数据传输时间也随之变化,根据上面叙述的 DMA 定时中断数据传输过程,PCI 板卡中断申请信号的持续时间必须随着通道数变化而临时调整,否则的话,中断申请信号持续时间不变,如果被测单元通道数减少时,一次 DMA 数据传输时间也随之减少,可能导致数据传输完成,再次开始所有中断后,中断信号仍然有效,导致同样数据重复传输;同理,当被测单元通道数增加时,可能导致数据丢掉。此外,当计算机配置不同,其他应用程序干扰等情况下,DMA 数据传输速率不同,也可能导致数据丢包或者重复传输现象。针对以上情况,通过增加握手信号,改进 DMA 定时中断数据传输机制,使 PCI 板卡中断申请信号时间不必随通道数变化、计算机配置不同,其他计算机应用程序干扰而适时调整,仍能达到可靠的数据传输,实现 DMA 定时中断数据传输的可靠性不受中断申请信号持续时间的限制。

#### (1) FPGA 定时中断申请

在 FPGA 中开通一个双端口 RAM,保留两个

32 bit 单元作为握手信号存储单元,如图 6 所示。其中单元 1 由 FPGA 中断程序控制写,当 FPGA 定时中断计数器满时,将单元 1 中的内容加“1”,表示此为新的中断请求,区别于前一次中断请求。单元 2 由 PCI 驱动程序控制写,当 PCI 总线正在数据传输时,由驱动程序将该单元所有位置高,表示 PCI 总线忙状态;当数据传输完成,由驱动程序将该单元清零,表示 PCI 总线空闲状态。

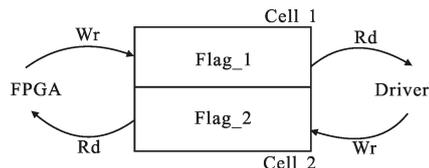


图 6 中断握手机制

Fig.6 Interrupt handshake mechanism

#### (2) 驱动程序中断处理

当驱动程序中的中断服务程序接收到中断申请信号时,首先判断 Flag\_1 的值是否更新,即比前一次中断申请时多 1,若 Flag\_1 的值未更新,说明中断请求是上次中断信号过长导致的中断再申请,无需处理。若 Flag\_1 的值更新,说明本次中断请求并非因中断信号过长导致的中断再申请,需要处理,首先将 Flag\_2 各位置‘1’,然后开始从缓冲区读数据,数据读完后,将 Flag\_1 各位置小于‘0’。

### 3 通道数可变的实时并行测试系统实现

该系统的实现选择在某空间相机实时调偏流、调焦实验室条件下搭建,由于验证多通道控制单元仿真测试方法通道数可变。系统实现框图如图 7 所

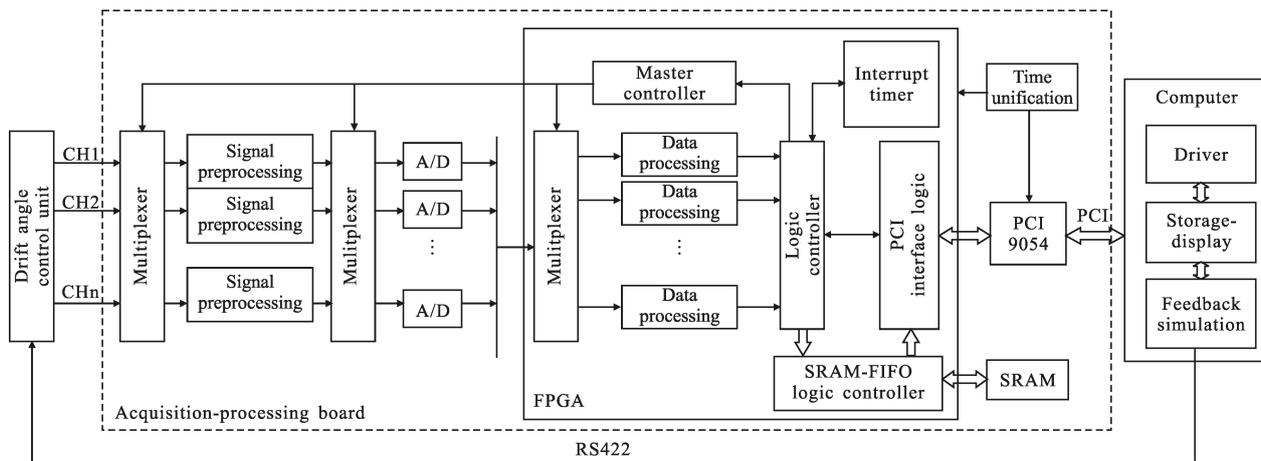


图 7 可变通道数的实时并行测试系统实现框图

Fig.7 Variable number of channels of real-time parallel test system block diagram

示,仿真系统采集的信息是“某空间相机实时调偏流(调焦)多通道运动控制系统”的输出控制命令,控制参数,控制电压等信息,这些信息通过计算机进行实时显示和记录。从计算机返回到“某空间相机实时调偏流(调焦)多通道运动控制系统”的反馈值,是由被控对象的当前状态和位置值构成的闭环反馈信息。

### 3.1 预处理及采集通道控制实现

系统具体实现采集通道控制及预处理通道控制均采用 ADG508 八选一芯片作为多路开关,实现通道开关控制。采集处理板的核心控制芯片采用 Xilinx 公司的 Virtex-4 系列 FPGA (XC4VFX20),系统时钟最高支持 500 MHz,具有丰富的内部逻辑资源<sup>[9]</sup>,满足该系统实时数据分析处理和逻辑控制的需要。片外的 SRAM 存储空间为 256 KB。选用 PCI954 作为 PCI 总线传输控制芯片,系统时钟 48 MHz。

多通道联动控制系统的控制和驱动信号通常电压为 0~32 V,例如 5 V、12 V、15 V 和 24 V 等;工作频率通常不高于 1 kHz。因此,对于输入电压为 -5 V~5 V 的 A/D 转换电路,需要系统对驱动控制信号进行预处理,调理信号的幅值以满足后续电路的需要,多通道信号预处理单元中采用多路开关选择电路实现对通道数可编程选择性处理。被采样的控制和驱动信号频率通常在 1 kHz 以下,特殊情况下不超过 100 kHz,为了扩展应用及设计指标冗余,选用的 ADC 采样频率应当在 2 MHz 以上,采样精度不低于 8 bit。

为此选用 Maxim 公司的 MAX1308 芯片作为信号采集电路的核心芯片。支持多达 8 通道的同时采样且采样通道数可通过 FPGA 内部 ADC 逻辑控制模块的编程灵活设置。多通道信号采集单元中采用多路开关选择电路实现通道数可编程改变的信号采集单元;在 FPGA 中设计多通道数据可以同时处理的并行处理模块,通过主控模块对各通道处理模块的可编程控制,实现通道数可编程改变的数据处理单元。

### 3.2 FPGA 逻辑控制模块实现

FPGA 中逻辑控制模块作为核心模块,负责各个模块之间工作逻辑控制,在该模块中采用两个状态机实现,一个为下行指令状态机,即计算机通过 PCI 总线像采集处理板发送指令,采集处理接收到指令后,执行相关操作。另一个是上行数据状态机,即采集处理板将被测对象的控制参数,控制命令等信息,

以定时中断方式向 PCI 总线申请中断数据传输,具体流程如图 8、9 所示。

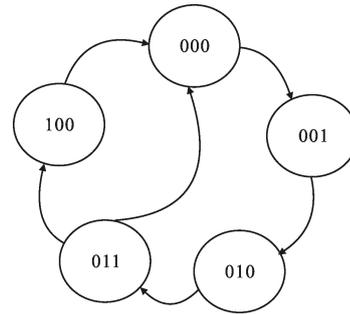


图 8 FPGA 上行数据状态机

Fig.8 FPGA uplink data state machine

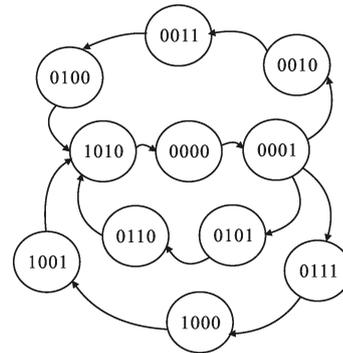


图 9 FPGA 下行指令状态机

Fig.9 FPGA downlink data state machine

上行状态机工作流程:000 为空闲状态,首先初始化模块端口信号,读取工作状态标志位,判断系统是否处于采集状态,若是进入状态 001,否则回到空闲状态;在状态 001 中,判断前端模块是否有数据输出,若有数据输出,读取数据线上的数据,状态机进入状态 010,否则回到状态 001;在状态 010 中,首先读取数据处理模块数据线上的数据,在每个通道数据前增加通道标志位,然后将数据输出给 SRAM 转 FIFO 模块,进入状态 011,在状态 011 中,判断来自中断定时模块的 20 ms 中断间隔时间是否满,若未,则状态机返回到空闲 000,若满了,则状态机进入状态 100,进行中断处理后返回到空闲状态 000。

下行指令状态机工作流程:0000 为空闲状态,以查询方式读取 PCI 接口逻辑输出给逻辑控制模块的写信号线,若信号线上有写信号,说明计算机已经下发指令,读取并存储数据线上的指令数据并存储到指令寄存器中,状态机进入下一状态。在状态 0001 中,判断指令类型,若指令为采集处理板初始化指令,

状态机进入状态 0010, 给其他各个模块发送初始化指令, 等待各个模块初始化完成后, 状态机进入 0011, 将指令中通道数及位置参数输出给总通道控制模块, 状态机进入 0100 将电路板状态信息反馈给计算机, 状态机进入状态 1010, 清零指令寄存器, 状态机进入空闲状态。若指令为开始采集指令, 状态机进入状态 0101, 启动总通道控制模块, 控制信号采集子系统进行信号采集, 状态机进入状态 0110, 给中断定时模块发送启动信号, 启动定时中断, 状态机进入状态 1010, 清零指令寄存器, 状态机进入空闲状态。若指令为结束采集指令, 状态机进入状态 0111, 关闭前端总通道控制模块, 前端信号采集子系统停止采集, 状态机进入状态 1000, 查询 SRAM 转 FIFO 模块的存储器状态, 若存储器不为空, 则状态机仍然回到状态 1000; 若存储器为空, 说明所有采集的数据, 全部上传至计算机, 状态机进入状态 1001, 关闭中断定时模块, 停止定时中断, 状态机进入状态 1010, 清零指令寄存器, 状态机进入空闲状态。

### 3.3 中断握手机制实现

FPGA 中断程序流程如图 10。当系统接收到开始采集指令后, FPGA 中断程序 20 ms 定时中断计时开始, 当定时器满时, 中断程序读 Flag<sub>2</sub>, 等待 Flag<sub>2</sub>='0', 说明 PCI 总线处于空闲状态, 将单元 1 中的数据 Flag<sub>1</sub> 自加 1, 用以与前一次中断申请信号相区分, 然后产生中断申请信号, 再读取单元 2, 等待当 Flag<sub>2</sub> 各位全为 '1', 说明总线忙, 即数据正在传输, 将中断定时器赋初始值, 退出中断程序。驱动程序中断处理程序流程如图 11 所示。

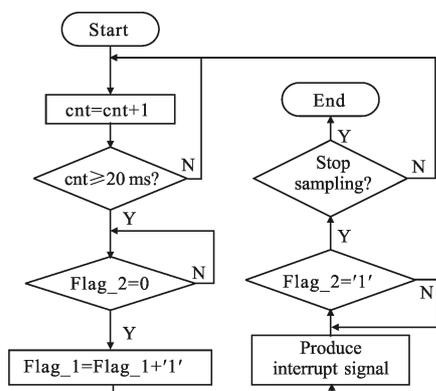


图 10 FPGA 中断程序流程图

Fig.10 FPGA interrupt program flow chart

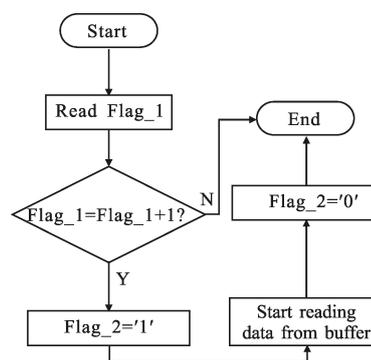


图 11 驱动程序中中断服务程序流程图

Fig.11 Drivers flowchart of the interrupt service routine

## 4 实验及结果分析

在某空间相机实时调偏流(调焦)实验室环境下, 对面向多通道控制系统的灵活可变通道数的实时并行测试方法进行实验验证。计算机配置为 Intel i7-2600CPU, 主频 3.40 GHz, 4 G 内存, 显卡 NVIDIA GeForceGT420 显卡(计算机的配置); FPGA 采用 Xilinx 公司的 Virtex-4 系列 XC4VFX20; 晶振频率 48 MHz; 中断时间间隔为 20 ms; 以某空间相机实时调偏流(调焦)控制单元为被测对象; 工作频率 1 kHz, 电压 12 V。利用实时调偏流实验平台搭建四通道, 八通道, 十六通道, 三十二通道, 然后结合实时调焦实验平台搭建六十四通道的多通道控制单元作为被测对象, 仿真测试系统全部通道每 20 ms 内的数据量打包处理, 分别对以上五种情况进行如下实验过程。

### 4.1 实验过程

(1) 系统上电后, 操作者根据实际被测控制单元通道数及连接的通道位置设定计算机中通道数及位置参数, 计算机应用程序向采集处理板发送初始化指令, 使系统处于准备状态。

(2) 计算机通过 PCI 总线向采集处理板发送开始采集指令, 使系统处于工作状态。

(3) 采集处理板将被测对象的控制命令, 控制参数, 控制电压等信息采集回来后, 由数据处理模块进行简单的四则运算, 再增加通道数标志位, 最后形成 32 B 的数据, 缓存在 SRAM 中。

(4) 由计算机 PCI 设备驱动程序实现与采集处理板之间中断数据传输, 再由计算机应用程序实现

实时显示和记录。

(5) 计算机反馈值仿真程序将被测对象当前状态和位置值形成的闭环反馈信息,通过 RS422 串行总线发送给被测对象。

(6) 反复重复以上(3)~(5)步骤,构成对相机实时

调偏流(调焦)控制单元的闭环连续测试过程。

每种通道数情况下做 10 次实验,每次实验持续 3 个小时,对 8,16,32,64 通道进行实验时,在上位机中打开视频干扰程序,4 通道时没有加入视频干扰程序,表 1 为统计的丢包率和重复包率。

表 1 不同通道的相机实时调偏流(调焦)控制单元仿真测试结果

Tab.1 Real-time adjusting the bias current (focusing) with different channels of the camera control unit simulation test results

Channel	1	2	3	4	5	6	7	8	9	10	Average loss ratio/average repetition ratio
4	9/0	8/0	9/0	4/1	8/0	7/1	5/2	7/0	10/0	3/1	0.000 78%/0.000 06%
8	7/0	4/0	9/4	11/0	8/1	5/0	5/3	9/0	7/0	3/3	0.000 76%/0.000 12%
16	10/1	9/0	5/2	8/0	15/0	17/0	6/4	6/4	5/5	8/1	0.000 98%/0.000 19%
32	9/0	7/1	13/0	5/4	8/0	5/0	6/7	4/0	6/5	8/0	0.000 79%/0.000 19%
64	8/0	11/0	7/1	8/2	4/4	9/0	11/0	15/0	3/7	7/2	0.000 93%/0.000 18%

## 4.2 结果分析

实验搭建了 4,8,16,32,64 五种通道数实验平台,利用不同配置的计算机,并运行多个应用程序进行可靠性测试。随着通道数增加,平均丢包率没有明显增加趋势,而平均重复包率在 4 通道变为 8 通道,8 通道变为 16 通道时,呈倍数增加,在 16 通道变为 32,64 通道时,丢包率稳定在一个小范围内,这种情况是由于上位机中增加视频干扰程序之初经历一个从波动到稳定的过程导致的。实验结果表明通道可变的并行实时仿真测试方法能够在不更改硬件电路的前提下,实现通道数的可编程灵活变化,同时在通道数变化且存在干扰的情况下,丢包率和重复包率都在万分之一以内,说明通道可变的并行实时仿真测试方法稳定、可靠,满足空间相机实时调偏流(调焦)控制单元测试系统的可靠性要求。

## 5 结论

在航空光学遥感器调焦控制单元进行实时灵活仿真测试需求背景下,提出了面向对象的多通道控制系统通道数灵活可变的实时并行测试思想。文中在常规采集板基础之上,设计并实现了结合多路开关芯片及 FPGA 逻辑控制的支持控制单元通道数灵活可变的采集处理子系统;为了满足通道数较多时

对系统数据存储空间的要求,在 FPGA 片外设计了双端口 SRAM,当系统向 SRAM 读写数据时,为了降低 FPGA 核心模块的以及 PCI9054 接口芯片操作难度,设计并实现了将双端口 SRAM 转换为异步 FIFO 的功能;实现了 DMA 和突发传输相结合的数据传输模式;设计并实现了改进的 DMA 定时中断数据传输机制。通过对某空间相机实时调偏流(调焦)多通道控制单元仿真测试试验,试验结果表明设计通道数变化时,数据重复传输率以及丢包率都在万分之一以内,表明面向多通道控制系统的随机可变通道数的实时并行测试方法可以实现通道数的灵活可变,同时可靠性满足系统测试要求。

## 参考文献:

- [1] Hu Jun, Wang Dong, Sun Tianyu. The application and development of recent space optical image remote sensors[J]. *Chinese Optics and Applied Optics*, 2010, 3(6): 519-533. (in Chinese)  
胡君,王栋,孙天宇. 现代航空光学成像传感器的应用与发展 [J]. *中国光学与应用光学*, 2010, 3(6): 519-533.
- [2] Yu Ping, Wu Weiping. Closed-loop simulation and testing of control cell of drift angle for space optical remote sensor in real time[J]. *Optics and Precision Engineering*, 2009, 17(11): 2792-2797. (in Chinese)

- 于平, 吴伟平. 空间光学传感器偏流机构控制单元的闭环实时模拟检测[J]. 光学精密工程, 2009, 17(11): 2792-2797.
- [3] Mu Xin, Hu Jun, Song Qichang, et al. Time synchronization of integrated testing system of space camera [J]. *Optics and Precision Engineering*, 2010, 18 (6): 1436 -1443. (in Chinese)
- 穆欣, 胡君, 宋启昌, 等. 空间相机集成测试系统的时钟同步[J]. 光学精密工程, 2010, 18(6): 1436-1443.
- [4] Hu Jun, Wang Dong. Real-time dynamic integration detection technology of space camera on the ground [J]. *Optics and Precision Engineering*, 2011, 19(9): 2177-2185. (in Chinese)
- 胡君, 王栋. 空间相机地面实时动态集成测试技术 [J]. 光学精密工程, 2011, 19(9): 2177-2185.
- [5] Yang Qi, Yang Ying. A new method of designing and implementing high-capacity FIFO based on SRAM and Dram [J]. *Foreign Electronic Component*, 2006, 10: 63-66. (in Chinese)
- 杨奇, 杨莹. 基于 SRAM 和 DRAM 结构的大容量 FIFO 的设计与实现[J]. 国外电子元器件, 2006, 10: 63-66.
- [6] Zhou Xianpu. Design and FPGA implementation for a PCI bus arbiter based on rotating-priority protocol combined with FIFO queue [J]. *Modern Electronic Technique*, 2007, 22 (261): 157-160. (in Chinese)
- 周先谱. 基于 FIFO 列队的 PCI 总线仲裁器的设计与 FPGA 实现[J]. 现代电子技术, 2007, 22(261): 157-160.
- [7] Li Yan, Tang Xinyi, Ge Jun. Real-time multi-channels infrared image acquisition system based on FPGA [J]. *Infrared and Laser Engineering*, 2012, 40(5): 1363-1368. (in Chinese)
- 李燕, 汤心溢, 葛军. 基于 FPGA 的多通道红外图像实时采集系统[J]. 红外与激光工程, 2012, 40(5): 1363-1368.
- [8] Mu Jie, Zheng Wenjia, Li Mei. On-line atmospheric turbulence parameters measurement platform for adaptive optics system based on FPGA and DSP [J]. *Infrared and Laser Engineering*, 2013, 42(3): 703-708. (in Chinese)
- 母杰, 郑文佳, 李梅. 基于 FPGA 和 DSP 技术的自适应光学系统在线大气湍流参数测量平台 [J]. 红外与激光工程, 2013, 42(3): 703-708.
- [9] Li Xiaoyu, Liu Xiaolong. Probe into PCI interrupt mechanism system [J]. *Researches on Computer Application*, 2004, 3: 91-93. (in Chinese)
- 李晓钰, 刘小龙. PCI 中断机制初探 [J]. 计算机应用研究, 2004, 3: 91-93.
- [10] Ji Dawei, Xu Shuyan. Integrated simulation and testing system of drift-focus control unit for optics remote sensor [J]. *Semiconductor Optoelectronics*, 2011, 33(1): 124-129. (in Chinese)
- 纪大伟, 徐抒岩. 光学传感器偏流调焦控制单元集成仿真测试系统[J]. 半导体光电, 2011, 33(1): 124-129.