

## 非制冷红外焦平面读出电路用带隙基准电压源

赵公元, 赵毅强

(天津大学 电子信息工程学院 专用集成电路设计中心, 天津 300072)

**摘要:** 提出了一种高精度、低功耗、小面积的电流型 CMOS 基准电压源以满足非制冷红外焦平面 (IRFPA) 读出电路对基准电压源模块的要求。设计中采用两种分别具有正负一阶温度系数的电阻, 通过对基准电压源的高阶温度系数进行补偿, 获得更好的温度系数 TC (Temperature Coefficient)。通过使用共源共栅结构代替传统的运放, 节约了传统运放和偏置电路的功耗, 并且具有出色的电源电压抑制比 PSRR (Power Supply Reject Ratio)。该设计使用标准 0.18  $\mu\text{m}$  CMOS 工艺实现, 工作电压 3.3 V,  $-40\sim 120\text{ }^\circ\text{C}$  温度范围内, 输出基准电压温度系数约为 3.7 ppm/ $^\circ\text{C}$ , PSRR 约为  $-78\text{ dB}@1\text{ kHz}$ , 在  $25\text{ }^\circ\text{C}$  时消耗电流 6.3  $\mu\text{A}$ , 消耗芯片面积仅  $230\text{ }\mu\text{m}\times 100\text{ }\mu\text{m}$ , 所提出的电路是一种低功耗、节约面积的设计。

**关键词:** 红外焦平面; 带隙基准电压源; 高阶曲率补偿; 低功耗; 常数电流

**中图分类号:** TN43 **文献标志码:** A **文章编号:** 1007-2276(2015)09-2627-06

## Bandgap voltage reference for IRFPA readout integrated circuit

Zhao Gongyuan, Zhao Yiqiang

(ASIC Design Center, School of Electronic and Information Engineering, Tianjin University, Tianjin 300072, China)

**Abstract:** A novel high precision, low power and area economic current mode complementary metal-oxide-semiconductor (CMOS) bandgap voltage reference used in uncooled infrared focal plane array (IRFPA) systems was presented in this work. The proposed BGR contained two type of resistors with the opposite temperature coefficients (TCs), which could compensate the BGR's high order curvature error and obtain better TC. This paper illustrated a cascaded structure without a traditional op-amp, achieving low power consumption as well as excellent power supply reject ratio (PSRR). This circuit was implemented in a standard 0.18  $\mu\text{m}$  CMOS process. The simulation results have confirmed that the proposed BGR operates with a supply voltage of 3.3 V, consuming 6.3  $\mu\text{A}$  at room temperature, and the output voltage reference temperature coefficient is about 3.7 ppm/ $^\circ\text{C}$  from  $-40\text{ }^\circ\text{C}$  to  $120\text{ }^\circ\text{C}$ . The BGR can achieve a PSRR about  $-78\text{ dB}@1\text{ kHz}$ , consuming only  $230\text{ }\mu\text{m}\times 100\text{ }\mu\text{m}$  chip area. This proposed BGR is a low-power and area economic design.

**Key words:** IRFPA; bandgap voltage reference; high-order curvature compensation; low power consumption; constant current technique

收稿日期: 2015-01-05; 修订日期: 2015-02-03

基金项目: 国家 863 计划 (2015AA042605)

作者简介: 赵公元 (1990-), 男, 硕士生, 主要从事非制冷红外焦平面读出电路设计方面的研究。Email: zhaoad@tju.edu.cn

导师简介: 赵毅强 (1964-), 男, 教授, 博士, 主要从事集成电路设计和红外系统方面的研究。Email: yq\_zhao@tju.edu.cn

## 0 引言

红外成像系统在军事和民用方面都具有重大应用价值,由于传统红外成像系统需要置于低温环境中工作以避免探测器响应和热噪声等因素的影响,因此系统成本较高,限制其推广应用。非制冷红外焦平面成像系统不需要低温工作环境、不使用扫描运动系统,是红外成像系统低成本、民用化的发展方向之一。非制冷红外焦平面读出电路<sup>[1-2]</sup>包括积分放大电路、采样保持电路、输出缓冲器、模数转换器 ADC、基准源等模块。其中,基准源模块给缓冲器、ADC 等电路提供参考电平,毋庸置疑,带隙基准电压的精度对电路性能将起到关键性的作用。红外读出电路设计中为了避免芯片严重自发热对探测器精度产生影响,必须进行低功耗设计;为了便于集成和减小读出电路芯片面积,需要使用节约面积电路模块;为了满足红外成像系统高精度应用的需求,需要对带隙基准源进行高阶温度补偿。相关文献中有许多高阶温度补偿的方法,例如使用分段线性温度曲率校正的技术<sup>[3-4]</sup>,对温度系数进行补偿,可以实现 5 ppm/°C 温度系数。使用平方温度补偿的技术<sup>[5]</sup>,可以实现 13.1 ppm/°C 的温度系数。受非制冷红外读出电路系统的特殊要求,需要设计高精度、低功耗、小面积的基准源。但是以上提到的方法结构复杂,功耗很大,不能满足红外读出电路要求,需要设计低功耗的温度补偿方法。

## 1 传统带隙基准结构

### 1.1 传统的带隙基准源

传统带隙基准电压源的基本思想是将一个正温度系数电压和一个负温度系数的电压相加<sup>[6]</sup>,得到零温度系数的基准电压,传统带隙基准如图 1 所示。

图 1 输出基准电压为:

$$V_{\text{ref}} = V_{\text{BE2}} + \frac{R_1 + R_2}{R_1} \Delta V_{\text{BE}} = V_{\text{BE2}} + \left(1 + \frac{R_2}{R_1}\right) V_T \ln N \quad (1)$$

室温下  $\partial V_{\text{BE}}/\partial T \approx -1.5 \text{ mV}/^\circ\text{C}$ , 而  $\partial V_T/\partial T \approx 0.087 \text{ mV}/^\circ\text{C}$ 。如果想得到零温度系数的电压,就需要调整  $R_1/R_2$  的比值,使  $\partial V_{\text{ref}}/\partial T = 0$ , 即  $\left(1 + \frac{R_2}{R_1}\right) \ln N \approx 1.72$ , 因此零温度系数电压为 1.25 V 左右。由于  $V_{\text{BE}}$  的大小和温度特性都是固定的,所以此种电路只能得到 1.2 V 左右的基

准电压,不能满足红外读出电路中放大器和 ADC 对不同基准电压的需求。

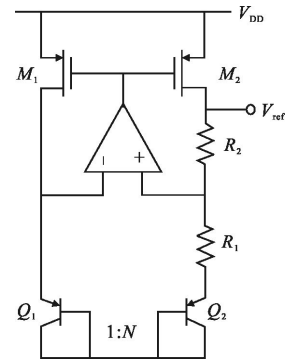


图 1 传统带隙基准源结构

Fig.1 Traditional bandgap reference voltage

### 1.2 电流模式的基准源

由于传统结构带隙基准源只能得到 1.2 V 附近的固定基准电压,但实际使用时往往需要各种各样的固定基准电压,但实际使用时往往需要各种各样的基准电压。为了得到可以适应各种应用的基准电压源,需要使用电流模式的基准电压源<sup>[7]</sup>,如图 2 所示。

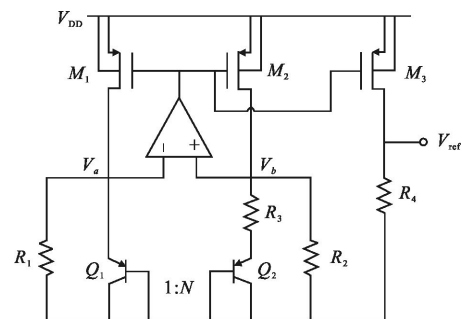


图 2 电流模式基准电压源

Fig.2 Current mode bandgap reference

图 2 中  $R_1 = R_2$ ,  $M_1, M_2, M_3$  尺寸相同,由于运放输入端的虚短路作用,  $V_a$  和  $V_b$  被钳位在相同的电位上,可以推出输出基准电压为:

$$V_{\text{ref}}' = R_4 \left( \frac{\Delta V_{\text{BE}}}{R_3} + \frac{V_{\text{BE1}}}{R_2} \right) = \frac{R_4}{R_2} \left( \frac{R_2}{R_3} \Delta V_{\text{BE}} + V_{\text{BE1}} \right) \quad (2)$$

将公式(1)代入公式(2),即:

$$V_{\text{ref}}' = \frac{R_4}{R_2} V_{\text{ref}} \quad (3)$$

从公式(3)中可以看出,电流型的基准电压源的输出参考电压是传统带隙基准源输出电压的  $R_4/R_2$  倍。因此,这种电流型的基准电压源可以通过调节

$R_4/R_2$  的值来得到任意大小的输出电压,并不局限在传统的 1.2 V 左右。

但是,以上提到的传统带隙基准电压源结构和传统电流型电压源结构,都只是利用 PTAP 电压和 CTAT 电压做简单的相加,补偿了输出基准电压的一阶温度系数,对于  $V_{BE}$  中的高阶项并没有做补偿,因此温度系数较大,会限制红外读出电路系统精度。

## 2 高阶曲率补偿、低功耗基准电压源

### 2.1 高阶温度系数

基准电压中的高阶温度系数主要来自  $V_{BE}$ ,根据参考文献[8],  $V_{BE}$  表达式可以写成:

$$V_{BE}(T) = V_G(T) + [V_{BE}(T_r) - V_G(T_r)] \frac{T}{T_r} - (\xi - n) \frac{kT}{q} \ln \frac{T}{T_r} \quad (4)$$

式中:  $T_r$  为室温;  $V_{BE}(T_r)$ 、 $V_G(T_r)$  和  $\xi$  均为温度无关常数;  $n$  是三极管集电极电流的温度阶数(即  $I_C \propto AT^n$ ,  $A$  为常数)。公式(4)中第二项只含一阶项,第一项和第三项中既含有温度的一阶项也含有高阶项,对于公式(4)泰勒展开,可以得到:

$$V_{BE}(T) = \alpha_0 + \alpha_1 \times T + \alpha_2 \times T^2 + \dots + \alpha_n \times T^n \quad (5)$$

式中:  $\alpha_1$ 、 $\alpha_2 \dots \alpha_n$  是相应的一阶、二阶及高阶温度系数,传统的带隙基准电路只补偿其中的线性项  $\alpha_1$ ,在全温度范围内基准电压随温度会有较大变化,温度系数一般在几十 ppm/°C,不能满足高精度电路的需求。为了能够改善带隙基准电压源的性能,往往需要对基准电压的温度系数进行二阶甚至更高阶补偿。

### 2.2 高阶温度补偿

常用的高阶温度补偿方法<sup>[9-10]</sup>包括电阻温度补偿、指数温度补偿、分段线性补偿和平方温度补偿等。

文中所提出的基准电压源采用串联两种温度系数相反的电阻,并增加一路旁路电阻的方法,既不显著增大面积和功耗,并且能够对温度系数中的高阶项进行补偿。原理如图 3 所示。

如图 3,共含有两种相反温度系数的电阻,其中  $R_{01}$ 、 $R_1$ 、 $R_3$  是 NWELL 型电阻,  $R_{02}$ 、 $R_2$ 、 $R_4$  是 PPOLY 型电阻:  $R_1 = R_a(1+aT)$ ,  $R_2 = R_b(1+bT)$ ,  $R_3 = \lambda R_1 = \lambda R_a(1+aT)$ ,  $R_4 = \lambda R_2 = \lambda R_b(1+bT)$ ,  $R_0 = R_{01} + R_{02} = R_a'(1+aT) + R_b'(1+bT)$ 。  $R_0$  可以写成:

$$R_0 = R_{00}(1+cT) \quad (6)$$

$R_{00}$  和  $c$  均与  $R_a'$  和  $R_b'$  有关,公式(6)包含的意义是  $R_0$  可以看作由  $R_a'$ 、 $R_b'$  构成的一个大电阻,这个电阻温

度系数可以通过调节  $R_a'$ 、 $R_b'$  的比例进行改变。通过这种方法,  $R_0$  就成为一个一定范围内温度系数任意可调的电阻,可以用来对  $I_{Q1}$  温度系数进行调节。

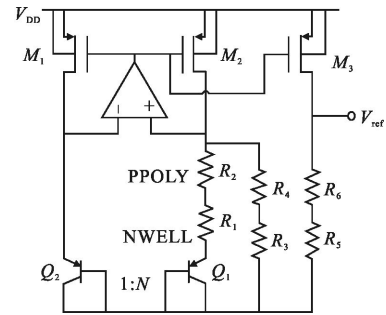


图 3 高阶温度补偿带隙基准电压源

Fig.3 High-order curvature-compensated bandgap voltage reference

图 3 中  $I_{Q1}(T) = \frac{\Delta V_{BE}}{R_0}$ , 是 PTAT 电流,可以写成:

$$I_{Q1}(T) = I_{Q10}(1+aT) \quad (7)$$

流过旁路电阻的电流  $I_{R1} = V_{BE2}/(R_1+R_2)$ , 是一路 CTAT 电流,流过三极管  $Q_2$  的电流  $I_{Q2}(T) = I_{R1} + I_{Q1}(T) = I_{CTAT} + I_{PTAT}$ ,通过对  $R_0$  的温度系数进行微调,能够改变  $I_{Q1}$  温度系数,可以认为  $I_{Q2}(T)$  是与温度无关的常数电流,写成

$$I_{Q2}(T) = I_{Q20} \quad (8)$$

实际上由于  $V_{BE2}$  中含有对温度的高阶项,导致  $I_{Q2}(T)$  并不是常数电流,但是在全温度范围内,其变化量很小,可以当成常数电流来处理,从而简化公式推导。

图 3 中  $\Delta V_{BE}$  表达式:

$$\Delta V_{BE} = V_{BE2} - V_{BE1} = \frac{kT}{q} \ln \frac{I_{Q2}(T)}{J_s} - \frac{kT}{q} \ln \frac{I_{Q1}(T)}{NJ_s} = \frac{kT}{q} \ln \frac{NI_{Q20}}{I_{Q10}} + \frac{kT}{q} \ln \frac{1}{1+cT} \quad (9)$$

图 3 中基准电压表达式如下:

$$V_{ref} = (R_3 + R_4) \left( \frac{V_{BE2}}{R_1 + R_2} + \frac{\Delta V_{BE}}{R_0} \right) = \lambda \left( V_{BE2} + \frac{R_1 + R_2}{R_0} \Delta V_{BE} \right) = \lambda V_{BE2} + \lambda \left\{ \frac{R_a}{R_{00}} [1 + (a-c)T - acT^2] + \frac{R_b}{R_{00}} [1 + (b-c)T - bcT^2] \right\} \times \left( \frac{kT}{q} \ln \frac{NI_{Q20}}{I_{Q10}} + \frac{kT}{q} \ln \frac{1}{1+cT} \right) = \lambda \left\{ V_{BE2} + \frac{R_a + R_b}{R_{00}} \frac{kT}{q} \ln \frac{NI_{Q20}}{I_{Q10}} + \left[ \frac{aR_a + bR_b}{R_{00}} - \frac{c(R_a + R_b)}{R_{00}} \right] \frac{kT^2}{q} \ln \frac{NI_{Q20}}{I_{Q10}} - \frac{acR_a + bcR_b}{R_{00}} \frac{kT^3}{q} \ln \frac{NI_{Q20}}{I_{Q10}} + \right.$$

$$\left\{ \frac{R_a}{R_{00}} [1+(a-c)T-acT^2] + \frac{R_b}{R_{00}} [1+(b-c)T-bcT^2] \right\} \frac{kT}{q} \ln \frac{1}{1+\alpha T} \quad (10)$$

式中:系数  $\frac{R_a+R_b}{R_{00}} \frac{k}{q} \ln \frac{NI_{Q20}}{I_{Q10}}$  用来抵消  $V_{BE2}$  的一阶温度系数  $\alpha_1$ ,  $\left[ \frac{aR_a+bR_b}{R_{00}} - \frac{c(R_a+R_b)}{R_{00}} \right] \frac{k}{q} \ln \frac{NI_{Q20}}{I_{Q10}}$  用来抵消  $V_{BE2}$  的二阶温度系数  $\alpha_2$ , 最后两项之和用来抵消  $V_{BE2}$  的三阶温度系数  $\alpha_3$ 。根据文中提出的高阶补偿方法, 可以通过对  $R_a, R_b, R_{00}, c$  的值进行调节从而对基准电压的高阶温度系数进行补偿。同时, 可以通过调整  $\frac{I_{Q20}}{I_{Q10}}$  的大小使  $\frac{I_{Q20}}{I_{Q10}} > 1$ , 进而减小三极管的面积比值  $N$ , 由于单个三极管面积在设计中是一个定值, 此种设计可以达到减小面积的效果。

### 2.3 实际电路实现

如图 4 所示, 由于传统的基准源电路设计中 MOS 器件的沟道长度调制效应会导致显著的电源依赖性, 为提高电源电压抑制比 PSRR, 该设计采用低压共源共栅电流镜, 在每个支路分别采用 PMOS

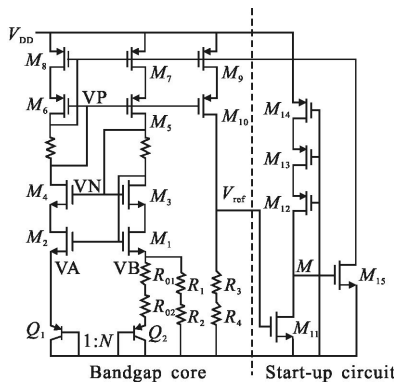


图 4 文中提出的基准源电路

Fig.4 Proposed bandgap reference circuit

和 NMOS 共源共栅结构。同时, 为了避免为产生 VP 和 VN 而引入的偏置电路, 在  $M_3$  和  $M_5, M_4$  和  $M_6$  之间增加电阻, 在这两个电阻上产生适当的电压, 从而使所有 MOS 管均工作在饱和态。通过在这两条之路上增加电阻的方法来消除偏置电路, 从而使得电路结构简单, 并且可以有效减小功耗。此外, 使用共源共栅结构代替了传统结构中的运放实现对 VA、VB 电压的钳位, 进一步节约了由运放所引入的功耗。电路使用文中提出的利用电阻温度系数对高阶温度系数进行补偿的方法, 仅增加一路电阻旁路  $R_1, R_2$  即

可实现功能, 相比于其他高阶温度系数补偿的方法, 结构简单, 节约功耗与面积。因此, 这种电路结构既能对基准电压的高阶温度系数进行补偿, 又不使用复杂的电路结构, 能够有效的节约功耗和面积。

### 3 版图布局和仿真结果

文中提出的基准电压源 chartered 0.18  $\mu\text{m}$  CMOS 工艺(N 阱 P 衬底, 含有衬底 PNP 三极管)设计, 经过 cadence 的 spectre 软件仿真实验。

图 5 是分别在 tt、ff、fs、sf、ss 工艺角下对电路输出电压进行温度扫描的结果, 从图中可以看出, 在  $-40 \sim 120^\circ\text{C}$  温度范围内电压变化均小于 0.6 mV, 最差情况下温度系数约为 3.7 ppm/ $^\circ\text{C}$ 。

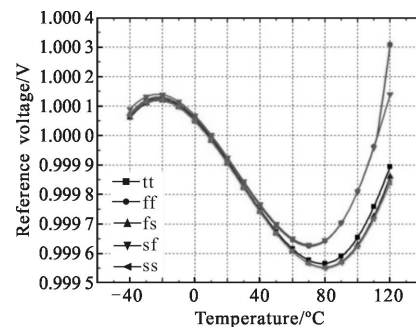


图 5 输出电压对温度扫描

Fig.5 Scan of output voltage vs temperature

图 6 是对电路稳定性进行工艺偏差和适配的蒙特卡洛仿真, 仿真次数为 500 次, 如图 6 所示, 平均输出电压为 999.871 mV,  $3\sigma=55.68$  mV, 说明文中提出的设计对于工艺偏差和适配具有良好的鲁棒性。

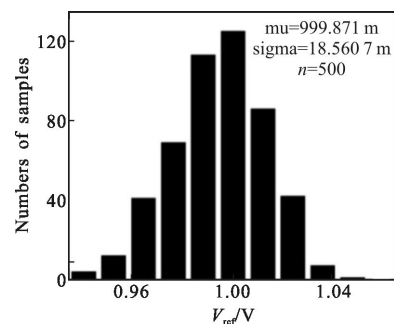


图 6 输出基准蒙特卡洛分析

Fig.6 Monte carlo analysis of output reference

图 7 是在 3.3 V 供电,  $27^\circ\text{C}$  室温条件下对电路进行电源电压抑制比仿真, 从图 7 中可以看出在低频时 PSRR 达到  $-83$  dB, 在 1 kHz 以下, PSRR 可以达

到-78 dB 以上。说明文中提出的电压基准源由于使用了共源共栅结构,抑制了沟道长度调制效应受电源电压的影响,对于电源电压波动具有良好的抑制能力。

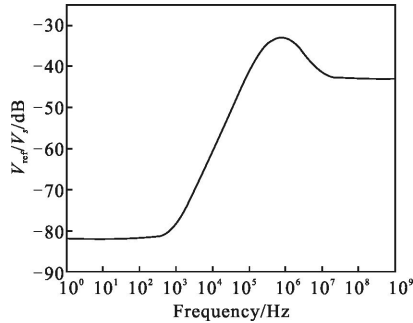


图7 输出电压的电源抑制比  
Fig.7 PSRR of output voltage

图8是在tt工艺条件,27℃室温条件下,输出基准电压对电源电压从0~3.9V的扫描。从图8中可以看出,在电源电压2V时,输出电压达到稳定状态,在2~3.9V范围内偏差仅1mV。

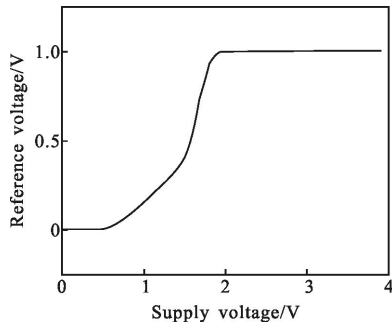


图8 输出电压对电源电压的扫描  
Fig.8 Scan of output voltage vs supply voltage

图9是整体电路的版图布局,带隙基准源电路中关键的MOS-FET,  $M_1 \sim M_{10}$  均使用阵列式画法,进

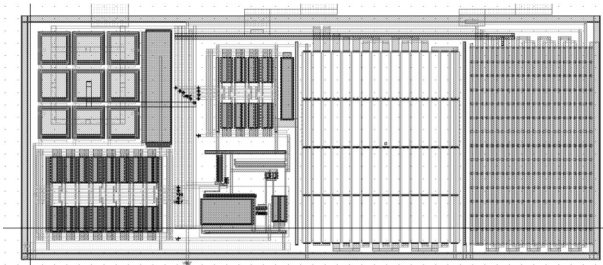


图9 电路版图布局  
Fig.9 Layout of bandgap reference

行交叉共质心匹配,共源共栅结构的管子源漏交叠在一起,减小失配。最外围电阻是虚拟(dummy)电

阻,以减小工艺偏差对电阻阵列影响,使用的电阻有6个,分为两类,同类的每个电阻之间也采用共质心匹配画法,以提高电路匹配,增加鲁棒性。

## 4 结论

文中提出了一种新颖的带隙基准电压源结构以满足红外焦平面对读出电路的低功耗、小面积、高性能的需求。该设计使用 chartered 0.18 μm CMOS 工艺实现,仿真结果表明,工作电压3.3 V, -40℃~-120℃温度范围内,输出基准电压温度系数约为3.7 ppm/℃, PSRR 约为-78 dB@1 kHz,在 25℃时消耗电流 6.3 μA,消耗芯片面积仅 230 μm×100 μm。相比传统设计方法,文中提出的电路使用了新颖的电阻温度补偿方法和自偏置共源共栅结构,在功耗、性能、面积等方面的指标均有较大提升,为应用于红外读出电路的基准电压源低功耗、高性能、小面积基准电压源设计提供了理论基础。

## 参考文献:

- [1] Jiang Junwei, Zhao Yiqiang, Meng Fanzhong, et al. High performance readout integrated circuit for IR detectors [J]. *Infrared and Laser Engineering*, 2009, 38(5): 787-791. (in Chinese)  
姜俊伟, 赵毅强, 孟范忠, 等. 红外探测器高性能读出电路的研究[J]. *红外与激光工程*, 2009, 38(5): 787-791.
- [2] Wang Weibing, Chen Dapeng, Ming Anjie, et al. Integration of uncooled diode infrared focal plane array [J]. *Infrared and Laser Engineering*, 2011, 40(6): 997-1000. (in Chinese)  
王玮冰, 陈大鹏, 明安杰, 等. 二极管原理非制冷红外焦平面阵列的集成设计[J]. *红外与激光工程*, 2011, 40(6): 997-1000.
- [3] Rincon-Mora G, Allen P E. A 1.1-V current-mode and piecewise-linear curvature-compensated bandgap reference [J]. *IEEE Journal of Solid-State Circuits*, 1998, 33(10): 1551-1554.
- [4] Gunawan M, Meijer G C M, Fonderie J, et al. A curvature-corrected low-voltage bandgap reference [J]. *IEEE Journal of Solid-State Circuits*, 1993, 28(6): 667-670.
- [5] Song B S, Gray P R. A precision curvature-compensated CMOS bandgap reference [J]. *IEEE Journal of Solid-State Circuits*, 1983, 18(6): 634-643.
- [6] Lin Yeongsair, Chung Wenyaw, Wu Dongshiu, et al. A low voltage CMOS bandgap reference [C]//IEEE -NEWCAS

- Conference, 2005: 227–230.
- [7] Lin S L, Salama C A T. A VBE (T) model with application to bandgap reference design[J]. *IEEE J Solid-State Circuits*, 1985, 20(6): 1283–128.
- [8] Tsividis Y. Accurate analyses of temperature effects in  $I_c$ – $V_{be}$  characteristics with application to bandgap reference sources [J]. *IEEE Journal of Solid-State Circuits*, 1980, 15 (6): 1076–1084.
- [9] Geng Junfeng, Zhao Yiqiang, Zhao Hongliang. A high-order curvature-corrected CMOS bandgap voltage reference with constant current technique [J]. *International Journal of Circuit Theory and Applications*, 2012, 42(1): 43–52.
- [10] Leung K N, Mok P K T, Leung C Y. A 2–V 23–mA 5.3 ppm/°C curvature-compensated CMOS bandgap voltage reference [J]. *IEEE Journal of Solid-State Circuits*, 2003, 38(3): 561–564.