

0.2 THz 宽带非平衡式倍频电路研究

王俊龙¹, 杨大宝², 邢东¹, 梁士雄¹, 张立森¹, 赵向阳¹, 冯志红¹

- (1. 专用集成电路重点实验室, 河北 石家庄 050051;
2. 中国电子科技集团公司第十三研究所, 河北 石家庄 050051)

摘要: 基于四阳极结反向串联型 GaAs 平面肖特基二极管, 设计并实现了 0.2 THz 宽带非平衡式二次倍频电路。肖特基二极管倒装焊接在 75 μm 石英电路上。在小功率和大功率注入条件下, 测试了倍频电路的输出功率和倍频效率。输入功率在 10~15 mW 时, 通过加载正向偏置电压, 在 210~224 GHz, 倍频效率大于 3%, 在 212 GHz 处有最高点倍频效率为 7.8%。输入功率在 48~88 mW 时, 在自偏压条件下, 210~224 GHz 带内倍频效率大于 3.6%, 在 214 GHz 处测得最大倍频效率为 5.7%。固定输出频率为 212 GHz, 在 132 mW 功率注入时, 自偏压输出功率最大为 5.7 mW, 加载反向偏置电压为 -0.8 V 时, 输出功率为 7.5 mW。

关键词: 太赫兹; 二倍频; 平面肖特基二极管; 非平衡式

中图分类号: TN45 **文献标志码:** A **DOI:** 10.3788/IRLA201746.0106003

Research of 0.2 THz broadband unbalanced multiplier circuit

Wang Junlong¹, Yang Dabao², Xing Dong¹, Liang Shixiong¹, Zhang Lisen¹, Zhao Xiangyang¹,
Feng Zhihong¹

- (1. National Key Laboratory of ASIC, Shijiazhuang 050051, China;
2. The 13th Research Institute of China Electronics Technology Group Corporation, Shijiazhuang 050051, China)

Abstract: An 0.2 THz broadband unbalanced doubler multiplier was designed and realized based on four anodes in anti-series GaAs planar Schottky diodes. The Schottky diode was flip-chipped on the 75 μm thick quartz. The circuit output power and efficiency was measured under the condition of small and large input power. The measured efficiency was bigger than 3% over the band of 210 GHz to 224 GHz with the input power between 10 mW to 15 mW under the condition of forward bias voltage. The peak efficiency is 7.8% at the frequency of 212 GHz. The measured efficiency was bigger than 3.6% over the band of 210 GHz to 224 GHz with the input power between 48 mW to 88 mW under the condition of self-biased. The peak efficiency is 5.7% at the frequency of 214 GHz. The biggest output power is 5.7 mW and 7.5 mW at the fixed frequency of 212 GHz when the input power is 132 mW under the condition of self-biased and reverse bias voltage of -0.8 V separately.

Key words: terahertz; doubler multiplier; planar Schottky diode; unbalanced

收稿日期: 2016-05-05; 修订日期: 2016-06-15

作者简介: 王俊龙(1988-), 男, 工程师, 硕士, 主要从事 THz 固态电子器件、模型及电路设计方面的研究。Email: tjwangjunlong@126.com

通讯作者: 冯志红(1973-), 男, 研究员, 博士生导师, 主要从事宽禁带半导体与太赫兹固态电子器件方面的研究。

Email: ga917vv@163.com

0 引言

太赫兹(Terahertz, THz)从广义范围上来讲是指 100 GHz~10 THz 之间的一段电磁频率, 由于具有高频性, 安全性, 透射性等特点, THz 技术在高速无线通信, 安检等方面具有潜在的应用价值^[1-4]。

在太赫兹通信、测量等系统中, 源至关重要。目前小型化、低成本的固态太赫兹倍频技术是国际上研究的热点问题, 主要是采用 GaAs 基平面肖特基二极管作为非线性倍频器件, 用以实现太赫兹频段的功率输出^[4]。

2000 年后, 有关固态倍频技术的发展非常迅速, 主要有平衡式电路^[5]和非平衡式电路^[6]结构。两种电路均可通过增加肖特基二极管的数目, 提高功率的承载能力, 非平衡式电路较平衡式电路相比, 由于肖特基二极管两端直接与腔体壁接触, 散热效果更好, 较平衡式电路可以承载更大的输入功率, 非平衡式电路正逐渐被采用。

国外 David W. Porterfield 在 2007 年报道了一款 0.22 THz 三次非平衡式倍频器, 倍频效率为 16%, 输出功率为 23 mW^[6]。国内姚常飞在 2015 年报道了一款 214 GHz 非平衡式二次倍频器, 输出功率为 5.4 mW, 效率为 6.1%^[7]。

文中给出了一种 0.2 THz 非平衡式二次倍频混集成电路, 肖特基二极管采用四阳极反向串联形式, 可以用于 0.2 THz 发射端, 也可以用作 0.4 THz 的本振驱动。

1 二次非平衡式倍频电路设计

导波结构采用 E 面分裂波导^[5], 由上下两部分组成, 如图 1 所示。整个电路由反向串联形式的肖特基

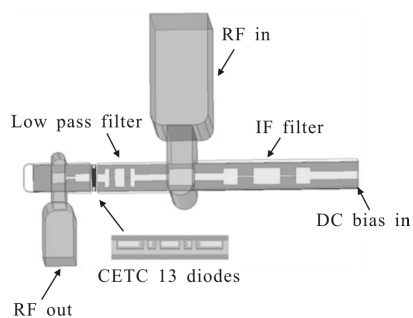


图 1 0.2 THz 非平衡式二次倍频电路拓扑结构图

Fig.1 Architecture of 0.2 THz unbalanced doubler multiplier circuit

二极管、基波输入波导、射频输出波导、微带探针过渡以及滤波器组成。电路板采用石英, 厚度为 75 μm 。石英基片通过导电胶和腔体接触, 基片上四阳极反向串联形式的倍频肖特基二极管采用直流反串联、射频并联的结构, 符合非平衡式电路特点。肖特基二极管倒装焊接在石英电路上, 两端通过导电胶焊接在金属腔壁上。

四阳极反向串联形式肖特基二极管基于本实验室现有工艺技术制作, 具有较低的寄生电容和串联电阻。具体的二极管单阳极结非线性参数如表 1 所示。

表 1 肖特基二极管单阳极结参数

Tab.1 Single anode Schottky diode junction parameter

Series resistance R_s/Ω	Ideality factor n	Saturation current I_s/fA	Threshold voltage V_j/V	Zero bias junction capacitance C_{j0}/fF
5	1.2	48	0.62	10

二极管的非线性特性采用电路设计软件中的标准二极管模型。由于输出频率较高, 肖特基二极管需要考虑寄生参量的分布效应, 集总等效电路模型不再适用, 寄生参量根据肖特基二极管实际的物理层结构并通过场仿真软件提取, 整体仿真在电路仿真软件中完成, 拓扑结构如图 2 所示。

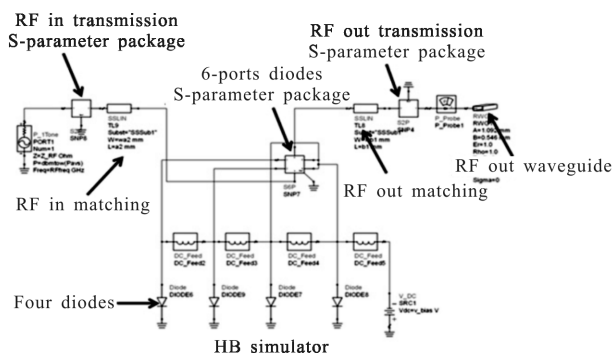


图 2 0.2 THz 非平衡式二次倍频电路整体仿真

Fig.2 Whole simulation of 0.2 THz unbalanced doubler multiplier circuit

采用谐波平衡的方式对输出效率进行了仿真, 其中基波固定输入功率为 100 mW, 考虑到测试实际条件, 对基波输入频率从 105~112 GHz 进行了仿真, 输出效率如图 3 所示。

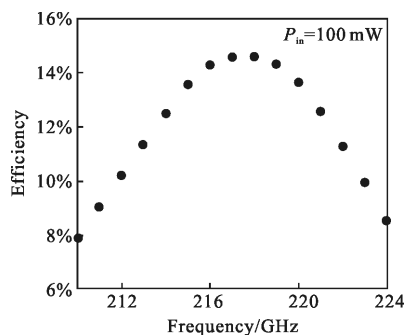


图 3 0.2 THz 非平衡式二次倍频仿真效率

Fig.3 Stimulated output efficiency of 0.2 THz unbalanced doubler multiplier

仿真结果显示,在固定输入基波功率为 100 mW 时,偏置电压为-1 V 时,在 218 GHz 处有最大的倍频效率 14.5%,在 210~224 GHz 带内效率大于 7.8%。

2 倍频电路测试与讨论

首先对倍频电路在小功率驱动下进行了测试。基波频率从 105 GHz 步进到 112 GHz,功率在 10 mW 到 15 mW 之间,由于注入功率较小,射频功率不足以打开肖特基二极管,为了获得最大的功率输出,通过直流偏置端口加载正向偏置电压,偏置电压一般为正向 0.2V 到 0.8 V,测得倍频效率如图 4 所示。最高点倍频效率在 212 GHz 处获得,效率为 7.8%,在 210~224 GHz,倍频效率大于 3%。

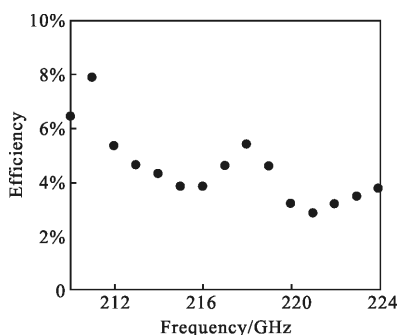


图 4 倍频电路倍频效率测试数据

Fig.4 Measured efficiency data of multiplier circuit

为了获得较大的输出功率,对倍频电路在大功率注入条件下进行了测试。如图 5 所示。基波频率从 105 GHz 步进到 112 GHz,输入功率在 48~88 mW 之间,在自偏压条件下,210~224 GHz 带内倍频效率大于 3.6%,在 214 GHz 处测得最大倍频效率为 5.7%,

但是驱动源在该频率点驱动功率较小,只有 48 mW。而在 106 GHz 输入频率处,功率可以持续增加。当输入功率为 81.5 mW 时,在 212 GHz 处输出功率为 4.5 mW,倍频效率为 5.5%。

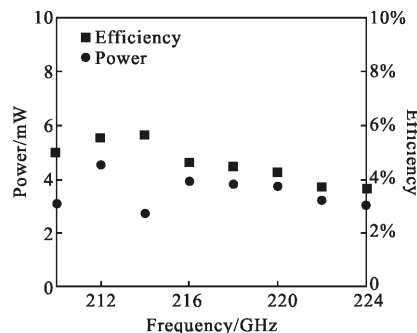


图 5 自偏压下倍频电路输出功率和效率测试数据

Fig.5 Measured output power and efficiency data of multiplier circuit under self-biased condition

在自偏压条件下,固定输出频率为 212 GHz,通过增加 106 GHz 基波的注入功率,输出功率随着输入功率的增加而增加,如图 6 所示,注入功率从 81.5 mW 逐步增加到 129 mW,输出功率从 4.5 mW 增加到 5.7 mW,继续增加输入功率到 132 mW,输出功率不再增加,输出功率达到饱和。随着注入功率的增加,倍频效率逐渐减小,从 5.5%下降到 4.3%。输出功率达到饱和,这是由于肖特基二极管中 GaAs 电子达到了饱和漂移速度,因此输出功率不再增加。倍频效率的降低,笔者分析是由于注入功率增加,肖特基二极管会产生较强的自热效应,热量的增加,导致了倍频效率的下降。

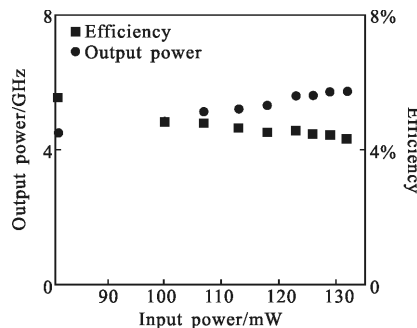


图 6 固定输出频率 212 GHz,自偏压下倍频电路输出功率和效率测试数据

Fig.6 Measured output power and efficiency data of multiplier circuit with fixed output frequency at 212 GHz under self-biased condition

在自偏压条件下,肖特基二极管阻抗可调节的范围较小,通过引入直流偏置可以改善肖特基二极管的嵌入阻抗,进一步增加输出功率,提高倍频效率。固定输出频率为 212 GHz,固定输入功率为 132 mW,由于注入功率较大,加载正向偏置容易导致烧毁肖特基二极管,因此选择加载反向偏置,通过调节反向偏置电压从 0~-1 V,发现电压从 0~-0.8 V 变化时,输出功率从 5.7 mW 升高到 7.5 mW,进一步增加反向偏置电压到-1 V,输出功率下降到 7.3 mW。在反向偏置电压为 0.8 V 时,达到最高的输出功率 7.5 mW,倍频效率为 5.7%。如图 7 所示,通过引入负偏置电压,改变了肖特基二极管的静态工作点,可以改善倍频效率。肖特基二极管存在最佳偏置点,偏离最佳偏置点,倍频效率将会降低。

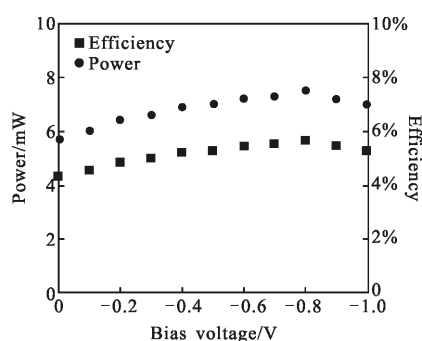


图 7 固定输出频率 212 GHz,固定输入功率 132 mW,不同偏置电压下倍频电路输出功率和效率测试数据

Fig.7 Measured output power and efficiency data of multiplier circuit with fixed output frequency at 212 GHz and input power of 132 mW under different biased voltage condition

通过对比仿真与实测,实测最大效率与仿真最大值约有 3 dB 差距,同时存在频率漂移。认为原因有以下 3 个方面:(1) 二极管寄生参量采用 6 端口仿真模型,稍有偏差将会导致多管结构的输入输出阻抗匹配存在失配;(2) 腔体横截面处的场并不是均匀分布,更多肖特基管的串入影响了输入功率到肖特基结的耦合效率的一致性,最终降低了倍频效率;(3) 基波从波导过度馈入到二极管的过程中,在石英电路中存在介质损耗。

3 结 论

基于反向串联型多管肖特基二极管,设计并实现了一款 0.2 THz 非平衡式宽带二次倍频电路,并

对倍频电路在不同输入功率下的输出功率和效率进行了测试,在输出频率为 212 GHz,注入功率为 132 mW,反向偏压为-0.8 V 时测得最大输出功率为 7.5 mW,对应倍频效率为 5.7%。在小功率注入条件下,对于阻性倍频来讲,需要加载正向偏置以达到最佳的倍频效率;在大功率注入条件下,需要加载反向偏置电压,以达到最佳的倍频效率。应避免注入功率的过驱动,在二极管电子速度达到饱和时,输出功率将会达到饱和。下一步,将进一步优化输入输出阻抗匹配,优化输入输出探针过度,进一步提升倍频效率,增加输出功率和倍频效率。

参考文献:

- [1] Goutam Chattopadhyay. Technology, capabilities and performance of low power terahertz sources [J]. *IEEE Transactions on Terahertz Science and Technology*, 2011, 1 (1): 33-52.
- [2] Wu Bin, Liu Zhiming, Wang Hengfei, et al. Terahertz generation and transmission in CaAs waveguide structure [J]. *Infrared and Laser Engineering*, 2014, 43(12): 3903-3906. (in Chinese)
吴斌, 刘志明, 王恒飞, 等. 太赫兹波在砷化镓波导中的产生与传输[J]. *红外与激光工程*, 2014, 43(12): 3903-3906.
- [3] Shen Jin'e, Rong Jian, Liu Wenxin. Progress of terahertz in communication technology [J]. *Infrared and Laser Engineering*, 2006, 35(S): 342-347. (in Chinese)
申金娥, 荣健, 刘文鑫. 太赫兹技术在通信方面的研究进展[J]. *红外与激光工程*, 2006, 35(S): 342-347.
- [4] Jiang Jun, Zhang Jian, Deng Xianjin, et al. 340 GHz frequency multiplier without matching circuit based on Schottky diodes [J]. *Infrared and Laser Engineering*, 2014, 43(12): 4028-4034.
- [5] Alain Maestrini, John S Ward, John J Gill, et al. A 540-640 GHz high-efficiency four-anode frequency tripler [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2005, 53(9): 2835-2843.
- [6] David W Porterfield. High-efficiency terahertz frequency tripler[C]//IEEE, Microwave Symp, 2007: 337-340.
- [7] Yao Changfei, Zhou Ming, Luo Yunsheng, et al. A 5.4 mW and 6.1% efficiency fixed-tuned 214 GHz frequency doubler with Schottky barrier diodes [J]. *High Technology Letters*, 2015, 21(11): 85-89.