

面向 LiDAR 应用的 APD 单片前端读出电路设计

丁春楠¹, 叶茂¹, 夏显召¹, 谢绍禹^{1,2}, 李尧¹, 赵毅强¹

- (1. 天津大学微电子学院 成像与感知微电子技术重点实验室, 天津 300072;
2. 天津津航技术物理研究所, 天津 300308)

摘要: 针对基于雪崩光电二极管(avalanche photodiode, APD)的激光雷达(light laser detection and ranging, LiDAR)应用需求, 设计并实现了一款具有高集成度的模拟前端读出电路芯片。该芯片集成了高增益宽带跨阻放大器(transimpedance amplifier, TIA)、固定增益电压放大器、高速实时比较器以及低压差分信号(low voltage differential signaling, LVDS)接口电路等。高增益宽带跨阻放大器采用电阻反馈式结构, 电压信号以伪差分信号的形式输出, 抗干扰能力较强。固定增益电压放大器采用电阻反馈同相放大器结构。比较器利用未经补偿的开环放大器实现。读出电路采用 LVDS 输出, 实现了与后端 FPGA 的互连, 进一步提高了系统集成度。该芯片采用 chrt 0.18 μm 工艺设计, 面积约为 0.9 mm \times 1.9 mm。在 3.3 V 供电电压下, 测试结果显示跨阻增益为 83.6 dB Ω , 带宽为 120 MHz, 整体链路能对脉宽为 5 ns 的脉冲作出有效响应, LVDS 输出电压符合 FPGA 接口要求。

关键词: 激光雷达; APD; 跨阻放大器; 伪差分; LVDS

中图分类号: TN492 **文献标志码:** A **DOI:** 10.3788/IRLA201948.S106004

Monolithic front-end readout circuit for LiDAR using APD detector

Ding Chunnan¹, Ye Mao¹, Xia Xianzhao¹, Xie Shaoyu^{1,2}, Li Yao¹, Zhao Yiqiang¹

- (1. Key Laboratory of Imaging and Sensing Microelectronic Technology,
School of Microelectronics, Tianjin University, Tianjin 300072, China;
2. Tianjin Jinhang Institute of Technical Physics, Tianjin 300308, China)

Abstract: A high integration density front-end readout circuit (ROIC) was presented and designed in allusion to the kind of light laser detection and ranging (LiDAR) using avalanche photodiode (APD) detector. The front-end readout circuit consisted of high-gain broadband transimpedance amplifier (TIA), fixed gain voltage amplifier, high-speed real-time comparator, low voltage differential signaling (LVDS) output interface et al. TIA adopted resistance feedback structure. The output voltage signal of TIA connected to next stage through the way of pseudo-difference signaling, therefore obtaining better anti-interference ability. Fixed gain voltage amplifier was a non-inverting amplifier with resistance feedback network. Then a decompensated open-loop amplifier was used for the comparator in the chip. The ROIC can connect with FPGA directly profiting from the LVDS, again improving the integration density of the

收稿日期: 2018-11-11; 修订日期: 2018-12-14

基金项目: 国家自然科学基金(61604109); 广西创新驱动发展专项(2018AA13005)

作者简介: 丁春楠(1996-), 男, 硕士生, 主要从事激光雷达方面的研究。Email: dcn@tju.edu.cn

导师简介: 叶茂(1987-), 男, 讲师, 博士, 主要从事集成电路设计和红外系统方面的研究。Email: mao_ye@tju.edu.cn

chip. The circuit was designed with chrt 0.18 μm process. The area of chip was about 0.9 mm \times 1.9 mm. The voltage of the power supply to the chip was 3.3 V. Through the test, the gain of TIA can achieve 83.6 dB Ω , the bandwidth can reach 120 MHz. At the same time, the whole readout circuit can make an immediate response for input pulse signal with 5 ns pulse width. The LVDS which was designed as the output of whole readout circuit can meet the request of FPGA's interface.

Key words: LiDAR; APD; TIA; pseudo-differential; LVDS

0 引言

APD 探测器广泛应用于激光测距、LiDAR、主被动双模式成像和远距离光纤通信等领域^[1-2]。APD 通过内部的雪崩倍增效应,将微弱的光子转化为电流输出。在内部强电场的作用下,APD 具有很高的雪崩增益,最高可达 100 以上^[3]。相对于常见的成像器件,例如 CMOS 图形传感器、电荷耦合器件 CCD 等,APD 具有比较快的响应速度、灵敏度和分辨能力^[4]。

基于 APD 探测器的 LiDAR 具有响应时间快,灵敏度高的优点,在机载、星载激光雷达等领域应用十分广泛。APD 探测器的工作模式与其两端的偏置电压密切相关。在一定光照强度下,当探测器两端反偏电压较小时,APD 的输出电流恒定为 I_{init} 。当反偏电压继续加大后,APD 进入线性模式(linear-mode),此模式下,保证光照强度不变,输出电流 I_{linear} 与 I_{init} 呈线性关系。当偏压继续增大时,APD 进入盖革模式(Geiger-Mode),此时探测器增益非常高。线性模式下的 APD 可以感知信号幅度,可用于三维成像^[5-6]。因此,文中所设计的读出电路基于线性模式下的 APD 探测器。

LiDAR 主要通过飞行时间法(time-of-flight, TOF)测距。TOF 通过判别激光脉冲初始信号和回波信号的时间差,得到光束的飞行时间^[7-8],从而结合光速计算出激光发射器到目标物之间的距离。TOF 的测距精度主要取决于测距系统对于起始和终止计时信号的判断精度,电路层面上,则转化为读出电路对 APD 光电流信号的响应能力。读出电路对窄脉冲回波信号的响应能力越强,则意味着 LiDAR 对回波时刻的判别越精确。

飞行时间法中,对起始和终止计时时刻的判断方法主要分为两大类,即全波形采样重建和基于时

间数字转换器(timing digital convertor, TDC)的回波时刻判别法。其中全波形重建对相应算法要求较高,其精度受所采用算法的影响较大^[9];而时间数字转换器通过粗计时和细计时结合的方法,最高可实现皮秒级的判别精度,广泛应用于高精度激光雷达系统^[10]。文中所设计的读出电路适用于第二种飞行时间计算方法,为 TDC 提供终止计时的触发信号。

该读出电路通过将常规激光雷达测距系统中的分立元器件进行整合,实现了跨阻放大器、比较器以及接口电路等分立芯片的集成化,降低了分立元器件在 PCB 上互连所引入的互联噪声,同时有效降低了系统的复杂度,提高了系统的可靠性。

1 读出电路设计

1.1 系统指标

根据对 TOF 方法的分析,终止计时的脉冲信号对计时精度至关重要,回波时刻脉冲信号脉宽越窄,判别回波时刻的误差范围越小,精度越高。除此之外,对于特定的应用场合,激光雷达需要探测的距离较远(例如车载激光雷达),要求读出电路的增益足够大,才能读取微弱的光电流信号。激光回波功率朗伯体反射模型如下:

$$P_r = \frac{P_s T_r T_t A_r \cos\theta}{\pi R^2} \exp(-2U_a R) \quad (1)$$

式中: P_r 为回波功率; P_s 为激光发射功率; S_r 为目标反射率; T_r 接收光学系统效率; T_t 为发射光学系统效率; A_r 为接收光学面积; θ 为入射光线与法线的夹角; R 为目标与 LiDAR 之间的距离; U_a 为大气衰减系数。

放大器线性输出范围约为 600 mV,结合公式(1),要实现 150 m 的探测距离,读出电路增益需达到 90 dB Ω 。激光脉冲宽度 5 ns 左右,设计带宽大于 100 MHz。

1.2 整体结构

读出电路整体结构如图 1 所示,包括跨阻放大器、电压放大器、比较器以及 LVDS 接口。跨阻放大器输出采用伪差分信号传输形式,相比于单端信号,有效提高了对信号传输过程中共模噪声的抗干扰能力,同时伪差分参考信号也为 TIA 主运放同相输入

端提供共模电压。在考虑带宽、稳定性等因素的情况下,TIA 增益受到限制。因此设计通过一级电压放大器,对信号作进一步放大。TIA 输出的伪差分信号经过放大后,转为单端信号输出,而单端输出信号与参考电压 V_{ref} 经比较器比较后,再经 LVDS 模块转换,最终以低压差分信号的形式输出。

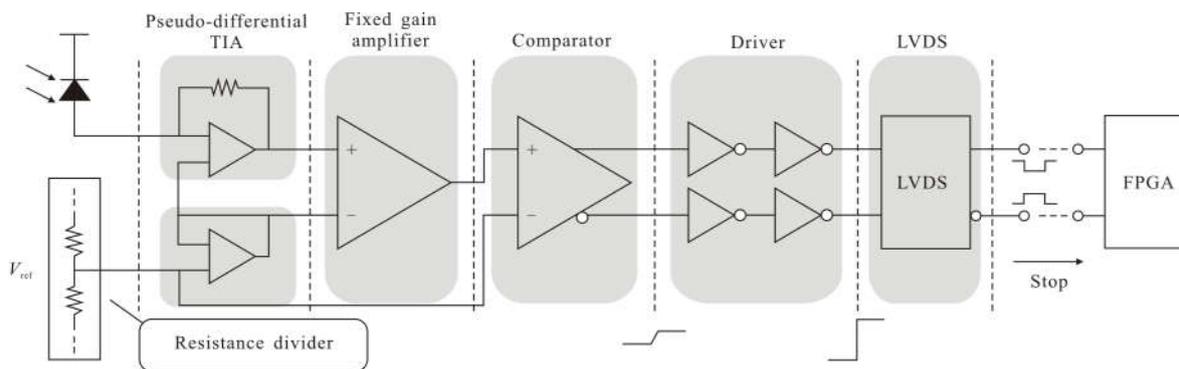


图 1 读出电路整体框图

Fig.1 Block diagram of the ROIC

1.3 高增益宽带跨阻放大器

作为读出电路的第一级,跨阻放大器的主要作用是将探测器电流转化为电压输出。在 TIA 的设计当中,采用了伪差分信号的输出方式以提高抗干扰能力。TIA 的结构如图 2 所示,其中 AOL 为运放开环增益, R_f 为跨阻, C_f 为 TIA 补偿电容, C_s 为输入端寄生电容,包括探测器寄生电容 C_d ,输入端寄生电容 C_{cm} ,差分输入端寄生电容 C_{diff} 。如图 3 所示。

直流情况下,TIA 的闭环增益 A_R 为:

$$A_R = \frac{V_{out}}{I_{in}} = -R_f \quad (2)$$

C_s 和 R_f 在闭环增益 $1/\beta$ 的幅频曲线中引入了一个零点 f_z 为:

$$f_z = \frac{1}{2\pi R_f C_s} \quad (3)$$

这一零点使得 $1/\beta$ 曲线在 f_z 处以 20 dB/decade 的速率上升,考虑到负反馈自身的 180° 相移,零点 f_z 可能会导致系统不稳定。为补偿零点 f_z ,在反馈网络中加入了与反馈电阻并联的反馈电容 C_f 。在加入电容 C_f 后, C_f 与 R_f 并联在 $1/\beta$ 曲线上产生一个极点 P_0 。

$$P_0 = \frac{1}{2\pi R_f C_f} \quad (4)$$

极点 P_0 在 $1/\beta$ 曲线上,抵消了零点的影响,从而使整个环路保持稳定。随频率升高,电容 C_f 容抗减小,TIA 闭环增益趋近于:

$$1 + C_f/C_f \quad (5)$$

TIA 的 -3 dB 带宽可以表示为:

$$f_{-3dB} = \sqrt{GBP \cdot f_z} \quad (6)$$

在 TIA 达到稳定的情况下,需满足如下条件:

$$P_0 = \frac{\sqrt{2}}{2} f_{-3dB} \quad (7)$$

即:

$$\frac{1}{2\pi R_f C_f} = 0.707 \sqrt{\frac{GBP}{2\pi R_f C_s}} \quad (8)$$

在 TIA 增益确定的前提下,为满足环路稳定,由上式可以推断出补偿电容 C_f 的取值。

TIA 中的放大器采用了两级放大器后接源跟随器的设计方案。源极跟随器降低了放大器输出阻抗,避免了 TIA 结构中,可能由反馈电阻 R_f 引起的负载效应。

TIA 的伪差分参考信号 V_{cm} 由电阻分压得到,通过单位增益缓冲器输出,如图 2 中所示。芯片供电电压为 3.3 V,分压比例为 5/9,为 TIA 伪差分输出提供 1.83 V 电压。

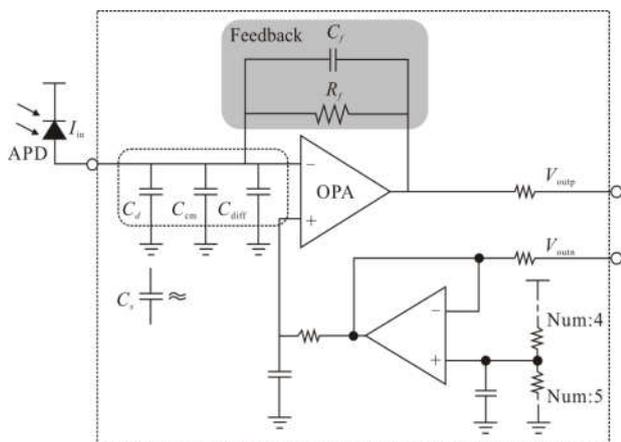


图 2 TIA 结构拓扑图

Fig.2 Structure topology of TIA

1.4 固定增益电压放大器

固定增益放大器负责将 TIA 输出信号进一步放大,供比较器处理。

根据 KCL,分析得到:

$$\frac{V_{out}}{R_s} = \frac{V_{out_gain} - V_{out}}{R_f} \quad (9)$$

进一步分析可知闭环增益为:

$$A_v = \frac{V_{out_gain}}{V_{out}} = 1 + \frac{R_f}{R_s} \quad (10)$$

运放闭环增益取决于反馈电阻和输入端电阻的比值。结合整体系统,电压放大器的放大倍数设为 4 倍,即 $R_f=3R_s$ 。该级电压放大器是由折叠共源共栅运放和简单差分运放级联构成的两级运放结构,后接源跟随器调节共模输出电位至 1.83 V。如图 3 所示。

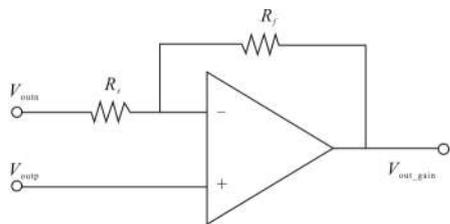


图 3 电压放大器结构图

Fig.3 Structure diagram of voltage amplifier

1.5 高速实时比较器与 LVDS 接口设计

信号经电压放大器放大后,需要通过比较器,将放大后的电压信号与参考电压进行比较,输出得到的数字信号再转接至 LVDS 转换器。比较器采用全差分折叠共源共栅结构,如图 4 所示。

比较器主体是一个未经补偿的全差分放大器。

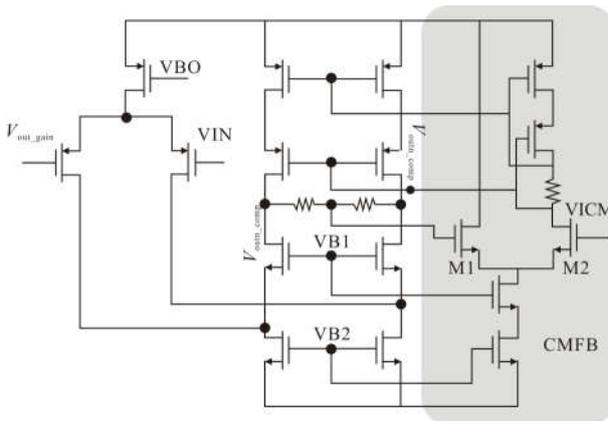


图 4 比较器原理图

Fig.4 Principle of comparator

共模反馈环路通过串联电阻式采样电路,采样输出端共模电压。共模反馈环路通过 M1 和 M2 两个尺寸完全相同并严格匹配的 NMOS 管对偏置电路的电流进行调节,进而实现对运放 PMOS 电流源负载的调节。其中,共模反馈所需要的参考电压 V_{ICM} 为 1.83 V,由 TIA 模块中的电阻分压网络产生的伪差分信号 V_{out} 提供。

文中设计的读出电路通过 LVDS 驱动电路对前级信号进行调整,将 CMOS 数字信号转换为 LVDS 信号作为最终输出信号。读出电路在比较器与 LVDS 驱动之间,额外加入了两级反相器构成的反相器链。反相器链将比较器输出信号幅度提升至接近轨到轨的水平,同时缩短了信号的上升/下降时间,使其趋近于理想的数字信号。

LVDS 一般采用的共模电压为 1.2 V,输出差分电压为 350 mV,驱动电流约为 3.5 mA^[11]。由于具有低电压摆幅和低驱动电流的特点,LVDS 天然地具有低噪声、低功耗的优势,有利于高速信号传输,特别适用于高速高精度信号传输应用场合。

LVDS 驱动电路见图 5,理想情况下,M1、M2、M3、M4 四个 MOS 管中,在同一时刻有且只有两个同时导通,即 M1、M4 或 M2、M3,对应电流流向见图中①、②。电流流经阻值为 100 Ω 的终端电阻 R_0 ,在输出端 Q 和 QN 上产生所需要的 350 mV 压差。同时由于两条路径的电流流经 R_0 的方向相反,进而形成了 ± 350 mV 的输出信号。终端电阻 R_0 通过外接实现。

分析 LVDS 驱动电路可以看出,存在 PMOS 和 NMOS 上下两个电流源同时驱动 M1、M2、M3、M4。

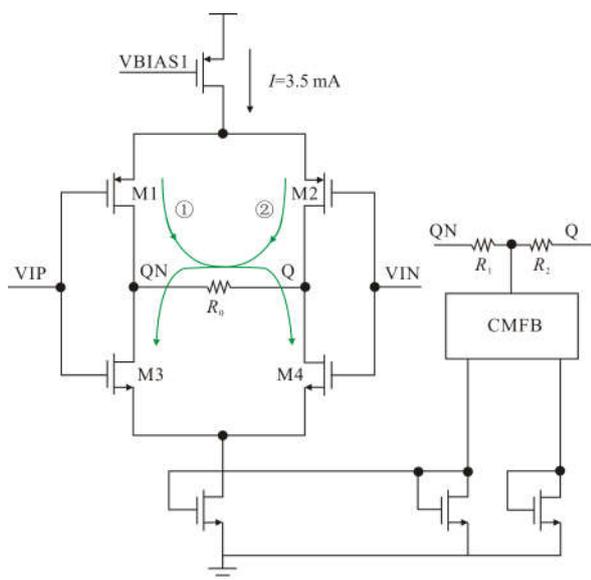


图 5 LVDS 驱动电路

Fig.5 Driving circuit of LVDS

因此,类似于全差分运放,驱动电路的输出共模电压同样需要利用共模反馈进行调节。在设计当中, LVDS 信号的共模电压为 1.2 V。

共模反馈通过 NMOS 电流源,对输出共模电压进行调节。阻值相等的电阻 R_1 和 R_2 串联,采样 Q 和 QN 的共模电压。但同时由于采样电阻 R_1+R_2 与 R_0 并联,会减小 Q 和 QN 间的电压幅度,影响 LVDS 信号质量。为了减弱 R_1+R_2 的影响, R_0 、 R_1 和 R_2 之间需满足如下关系:

$$R_1+R_2 \gg R_0 \quad (11)$$

经计算,由 R_1+R_2 分流所带来的输出摆幅偏差 ΔV 为:

$$\Delta V = \frac{R_0^2}{R_0+R_1+R_2} I \quad (12)$$

产生的误差百分比为:

$$\frac{\Delta V}{V} = \frac{R_0}{R_0+R_1+R_2} \times 100\% \quad (13)$$

式中: I 为 LVDS 驱动电流, $V=R_0 \times I$ 。在需要满足摆幅误差小于 1% 的条件下,由上式可计算得:

$$R_1+R_2 > 10 \text{ k}\Omega \quad (14)$$

系统设计过程中,结合上式确定 R_1 和 R_2 的取值。

2 测试结果分析

测试过程中,输入信号由函数发生器产生,经 $10 \mu\text{f}$ 电容滤除直流分量后,再经 $20 \text{ k}\Omega$ 电阻转为电

流信号输入芯片。图 6 为读出电路芯片显微照片。

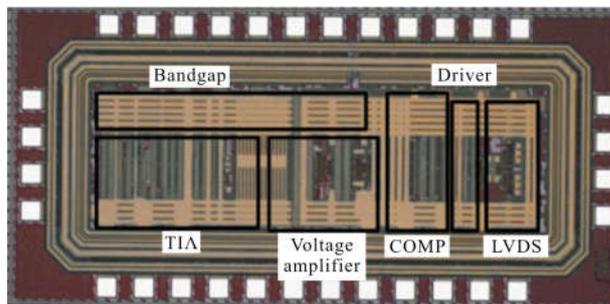


图 6 读出电路芯片显微照片

Fig.6 Micrograph of the ROIC

针对典型应用情况,测试输入 10 MHz 、 800 mV 的正弦信号,进而产生 $40 \mu\text{A}$ 输入电流。在保持输入信号幅值恒定的情况下,调整频率,通过测算不同频率点对应的增益,拟合绘制出 TIA 幅频特性曲线。如图 7 所示。从曲线上可以看出,低频下 TIA 的增益为 $83.6 \text{ dB}\Omega$, -3 dB 带宽为 120 MHz 。

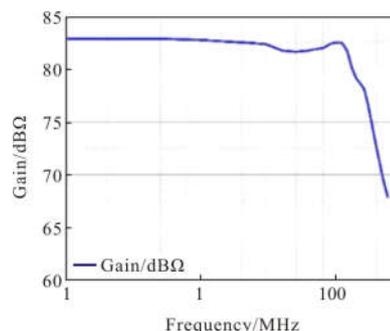
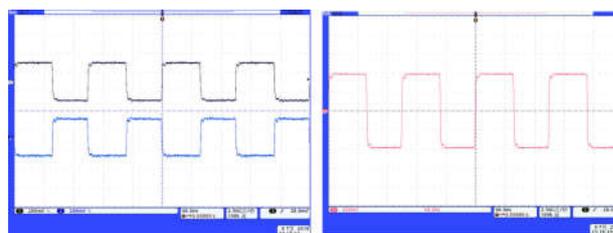


图 7 TIA 频率响应曲线

Fig.7 Curve of frequency response for TIA

芯片输出 LVDS 信号如图 8 所示,输入为方波信号,输出 LVDS 信号幅值约为 360 mV 。LVDS 偏差考虑到可能是由外接电阻偏差以及 LVDS 偏置电流的误差所导致的。



(a) 双端输出

(b) 差分输出

(a) Dual-port output

(b) Differential output

图 8 LVDS 输出波形

Fig.8 Output waveform of LVDS

在实际应用中,读出电路必须对窄脉冲回波信号作出响应。测试中,通过对函数发生器编程配置,模拟了探测器产生的窄脉冲信号,测试结果见图 9。

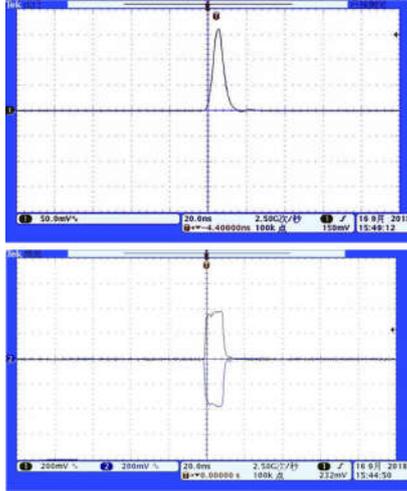


图 9 ROIC 输入脉冲、LVDS 输出脉冲(差分)

Fig.9 Input pulse of ROIC and output pulse of LVDS(differential)

测试结果显示,读出电路能够对脉宽为 5 ns 的输入脉冲作出响应,由于常见 APD 探测器所产生的光电流脉宽范围为 5~20 ns。因此,读出电路可以满足 APD 探测器的工作要求。

3 结论

针对采用 APD 探测器的激光雷达,文中提出了一种具有 LVDS 输出接口的激光雷达前端读出电路,该读出电路将传统激光雷达系统中的分立模块集成化,降低了 LiDAR 系统的复杂度,同时减弱了元器件间连接所引入的噪声。读出电路前端采用跨阻放大器结构,后接固定增益电压放大器,最后经过高速比较器和 LVDS 转换接口电路,输出 LVDS 信号。该设计可实现前端读出电路与后端 FPGA 处理模块的直接连接,提高了激光测距系统的集成度。同时芯片采用 LVDS 输出,提高了读出信号的抗干扰能力。测试结果表明,TIA 低频增益可达 83.6 dB Ω , -3 dB 带宽达到 120 MHz, LVDS 信号上升下降时间小于 2 ns, 输出 LVDS 电压约为 360 mV。同时经测试,对脉宽仅为 5 ns 的输入脉冲信号,芯片可以正常作出响应。

参考文献:

- [1] Zhao Jiaheng, Zhao Yiqiang, Ye Mao, et al. High precision pixel readout circuit design for GM-APD array [J]. *Infrared and Laser Engineering*, 2017, 46(1): 0106007. (in Chinese)
- [2] Akita H, Takai I, Azuma K, et al. An imager using 2-D single-photon avalanche diode array in 0.18- μm CMOS for automotive LIDAR application [C]//VLSI Circuits, 2017 Symposium on IEEE, 2017: C290-C291.
- [3] Wu Jin, Yu Xiangrong, Shi Shufang, et al. Infrared ranging technology by using single photon APD array readout integrated circuit [J]. *Infrared and Laser Engineering*, 2017, 46(6): 0604002. (in Chinese)
- [4] Wang Fei, Tang Wei, Wang Tingfeng, et al. Design of 3D laser imaging receiver based on 8 \times 8 APD detector array [J]. *Chinese Optics*, 2015, 8(3): 422-427.
- [5] Xu Zhengping, Xu Yongsan, Yao Yuan, et al. Performance verification of staring laser active imaging system [J]. *Optics and Precision Engineering*, 2017, 25(6): 1441-1448. (in Chinese)
- [6] Yu Xiao, Yao Yuan, Xu Zhengping. Laser imaging optical system design with a shared aperture employing APD array [J]. *Chinese Optics*, 2016, 9(3): 349-355. (in Chinese)
- [7] Perenzoni M, Perenzoni D, Stoppa D. A 64 \times 64-pixels digital silicon photomultiplier direct TOF sensor with 100 - Mphotons_s_pixel background rejection and imaging_altimeter mode with 0.14% precision up to 6 km for spacecraft navigation and landing [J]. *IEEE Journal of Solid-State Circuits*, 2017, 99: 1-10.
- [8] Li Mi, Song Yingsong, Yu Jing, et al. High precision laser pulse distance measuring technology [J]. *Infrared and Laser Engineering*, 2011, 40(8): 1469-1473. (in Chinese)
- [9] Zhao Quanhua, Chen Weiduo, Wang Yu, et al. Full-waveform LiDAR data decomposition based on skew-normal distribution with unknown number of components [J]. *Optics and Precision Engineering*, 2018, 26(1): 161-171. (in Chinese)
- [10] Zheng J, Cao P, Jiang D, et al. Low-cost FPGA TDC with high resolution and density [J]. *IEEE Transactions on Nuclear Science*, 2017, 99: 1-1.
- [11] Jayshree, Verma S, Chatterjee A. A methodology for designing LVDS interface system[C]// Sixth International Symposium on Embedded Computing and System Design, 2016: 284-288.